

团 体 标 准

T/CASAS 034—2024

用于零电压软开通电路的氮化镓高电子迁移率晶体管 (HEMT) 动态导通电阻测试方法

Dynamic on-resistance test method for GaN high electron mobility
transistor (HEMT) in zero-voltage-switching-on circuits

2024-09-30 发布

2024-09-30 实施

第三代半导体产业技术创新战略联盟 发布

目 次

前言.....	III
引言.....	IV
1 范围.....	1
2 规范性引用文件.....	1
3 术语和定义.....	1
4 零电压软开通电路动态导通电阻测试原理.....	2
5 测试条件.....	3
6 测试装置.....	4
7 测试程序.....	4
7.1 测试方法.....	4
7.2 测试流程.....	6
8 数据记录和处理.....	7
9 试验报告.....	7
附录 A（资料性）用于零电压软开通电路的 GaN HEMT 动态导通电阻测试记录表.....	8
参考文献.....	9

前 言

本文件按照 GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由北京第三代半导体产业技术创新战略联盟标准化委员会（CASAS）制定发布，版权归 CASAS 所有，未经 CASAS 许可不得随意复制；其他机构采用本文件的技术内容制定标准需经 CASAS 允许；任何单位或个人引用本文件的内容需指明本文件的标准号。

本文件主要起草单位：浙江大学、浙江大学杭州国际科创中心、广东工业大学、工业和信息化部电子第五研究所、电子科技大学、南京大学、佛山市联动科技股份有限公司、佛山市国星光电股份有限公司、西交利物浦大学、香港科技大学、深圳智芯微电子科技有限公司、深圳市大能创智半导体有限公司、华为技术有限公司、苏州能讯高能半导体有限公司、英诺赛科(苏州)半导体有限公司、纳微达斯半导体(上海)有限公司、杭州士兰微电子股份有限公司、英飞凌科技(中国)有限公司、矽力杰半导体技术(杭州)有限公司、浙江聚新汽车电子有限责任公司、连云港杰瑞电子有限公司、晟星和科技(深圳)有限公司、杭州蔚斯博系统科技有限公司、深圳英飞源技术有限公司、深圳市航嘉驰源电气股份有限公司、东莞立讯技术有限公司、深圳市振华微电子技术有限公司、小米通讯技术有限公司、阳光电源股份有限公司、长城电源技术有限公司、北京第三代半导体产业技术创新战略联盟。

本文件主要起草人：吴新科、董泽政、贺致远、施宜军、明鑫、周峰、刘庆源、成年斌、刘雯、孙佳慧、文豪、谢斌、周泉斌、裴轶、田水林、刘小明、徐迎春、贾利芳、宋清亮、赵晨、徐昌国、王廷营、毛敏、刘钢、柳树渡、赵燕军、王福强、湛坤、林梓彦、王腾飞、蔡磊、赵璐冰。

引 言

随着电力电子系统对电源模块功率密度的需求不断提升，开关器件在其中的应用趋向高频化。为了应对高频化开关损耗增加的问题，零电压软开通技术逐渐在基于 GaN 器件的高频功率变换中得到广泛应用，例如 DC-DC 中的 LLC 谐振变换电路和 AC-DC 中的图腾柱 PFC 等。在 GaN HEMT 功率器件的开通和关断过程中引入谐振，消除电压和电流的重叠，即为 GaN HEMT 的零电压软开通过程。由于 GaN HEMT 在零电压软开通过程中没有热电子冲击，器件沟道中二维电子气浓度的变化情况与硬开通时不同。现有用于硬开关电路的 GaN HEMT 动态导通电阻测试方法中的测试电路无法用于实现零电压软开通模式，因此，对于工作在零电压软开通模式下的 GaN HEMT 动态导通电阻退化问题需要单独评估。

基于这一背景，制定适用于零电压软开通电路的 GaN HEMT 动态电阻测试标准具有重要意义。本文件可用于晶圆级和封装级器件产品测试，但应考虑器件热特性，尽量减少自热效应对测试结果的影响。对于未切割的小功率晶圆级器件而言，相对其功率等级，其散热能力较好。然而，对于大功率晶圆级器件和封装级器件，在连续大电流测试过程中，结温明显上升，需要进行散热处理。

用于零电压软开通电路的氮化镓高电子迁移率晶体管 (HEMT) 动态导通电阻测试方法

1 范围

本文件描述了用于零电压软开通电路的氮化镓高电子迁移率晶体管 (GaN HEMT) 动态导通电阻测试方法。

本文件适用于进行 GaN HEMT 的生产研发、特性表征、量产测试、可靠性评估及应用评估等工作场景。可应用于以下器件：

- a) GaN 增强型和耗尽型分立电力电子器件；
- b) GaN 集成功率电路；
- c) 以上的晶圆级及封装级产品。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

T/CASAS 005—2022 用于硬开关电路的氮化镓高电子迁移率晶体管动态导通电阻测试方法

3 术语和定义

T/CASAS 005 界定的以及下列术语和定义适用于本文件。

3.1

零电压开通 zero-voltage switching on

ZVS_{on}

电力电子器件在栅压上升（开启）过程中漏极电压为零，无漏极电压与电流交叠的情况。

3.2

漏源极导通压降 drain to source voltage of DUT in on-state

$V_{DS(on)}$

被测器件导通状态下的源漏极压降。

3.3

漏极电流 drain current of DUT

I_D

器件导通时，从漏极流入的电流值。

3.4

导通时漏极电流的比较值 comparative value of drain current

$I_{D(\text{com})}$

进行动态电阻测试时，控制的漏极电流值。通常需要大于器件额定电流值的10%。

3.5

预电压应力持续时间 time of pre-voltage stress

$Pre-t_{\text{stress}}$

被测器件在开启之前，其两端所承受的预电压应力持续时间。

3.6

预电压应力 pre-voltage stress

$Pre-V_{\text{stress}}$

被测器件在开启之前，其两端所承受的预电压应力幅值。

3.7

双脉冲测试 double-pulse test

DPT

在被测器件栅极施加两个开通脉冲信号，使器件实现在设定电压、电流下的动态开关测试。

3.8

多脉冲测试 multi-pulse test

MPT

在被测器件栅极施加多个持续开通脉冲信号，使器件实现在设定电压、电流下的动态开关测试。

3.9

多组脉冲测试 multi-group-pulse test

MGPT

在被测器件栅极施加多组开通脉冲信号，使器件实现在设定电压、电流下的动态开关测试。每组脉冲信号内为双脉冲或多个持续脉冲，每组间保持一定时间间隔确保散热。

3.10

多组测试之间的电压应力时间 time of voltage stress between different pulse groups

t_{stress}

在多组脉冲测试过程中，组与组之间的电压应力时间。

4 零电压软开通电路动态导通电阻测试原理

如图1(a)所示，动态导通电阻测试电路可以简要划分为“主电路”“被测器件(DUT)”以及“测量电路”三部分。其中，主电路负责提供器件给定工作模式所需要的电压、电流；被测器件即为所测试的GaN HEMT样品；电压、电流测试电路负责测量器件开关动作后，稳定导通时两端的 $V_{DS(\text{on})}$ 以及 I_D ，通过 $V_{DS(\text{on})}/I_D$ 的方式来计算器件的导通电阻。零电压软开通的定义如图1(b)所示，当被测器件的漏源电压 V_{DS} 下降到导通电压(近似0V)后器件的栅源电压 V_{GS} 才开始上升，则为零电压软开通。

可实现零电压软开通的测试电路有多种形式，图2(a)给出了一种最常见的半桥拓扑测试电路供参考。该测试电路由直流高压电源 V_{in} ，蓄能电容 C_{IN} 、 C_{IN1} 、 C_{IN2} ，负载电感 L ，桥臂上管 S_1 ，电压钳位电路与被测管DUT组成。被测管的开关状态由信号发生装置发出的栅极脉冲信号控制。

图2(b)为采用图2(a)所示的测试电路时，被测器件工作在零电压软开通模式下的典型工作时序图。首先，在被测器件 S_2 开启之前，先控制上管 S_1 导通一段时间(如100 ns)后关断，负载电感两端电压为 $-1/2 V_{in}$ ，电感电流 I_L 反向增大。在随后的死区时间里，电感电流给被测器件 S_2 的寄生电容放电，使 S_2 两端电压 V_{DS} 开始下降。当 V_{DS} 下降到0时， S_2 开始反向导通。因此，当 S_2 的门极脉冲到来时， S_2 可以实现零电压软开通。上管 S_1 导通的时间以及死区时间应满足以下条件：电感电流 I_L 反向峰值电流应在保证实现软开关的前提下尽量小；死区时间的结束时刻建议设置在 V_{DS} 下降到0后的50 ns以内。

S_2 开通后，电感两端电压为 $1/2 V_{in}$ ，电感电流开始正向充电，电流值升高。 S_2 的漏极电流 I_D 由 $1/2 V_{in}$ ， L 及导通时间决定。当达到设定的电流值时， S_2 关断，电感电流通过 S_1 反向续流，经过一段死区时间后， S_1 再次开通。此时负载电感 L 两端电压为 $-1/2 V_{in}$ ， I_L 开始逐渐下降到0直至反向增大回到之前 S_2 开始导通前的状态。如此反复，可使 S_2 在之后的每个脉冲开始时，都实现零电压软开通。

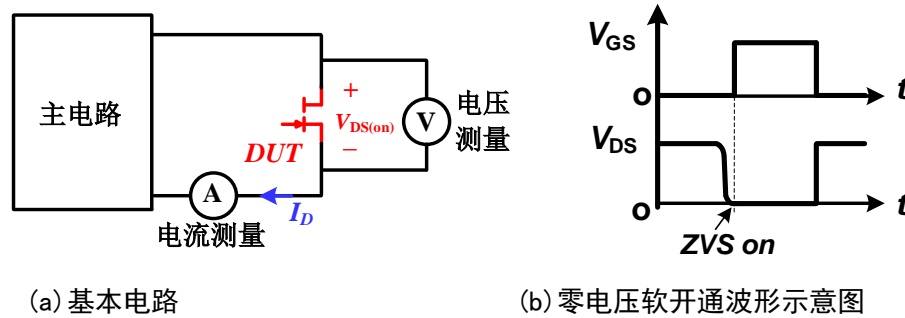


图1 动态导通电阻测试电路

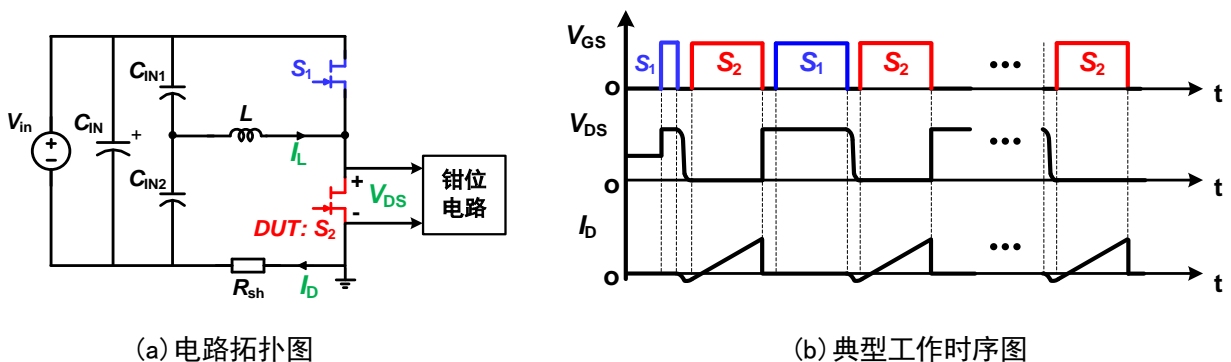


图2 一种半桥拓扑零电压软开通测试电路

5 测试条件

测试环境条件应符合以下要求：

- a) 测试环境温度要求为 $25\text{ }^{\circ}\text{C} \pm 2\text{ }^{\circ}\text{C}$ ；
- b) 测试环境相对湿度不超过65 %。

6 测试装置

所使用的测试装置主要包括计算机控制及数据采集系统、电源系统、动态导通电阻测试模块及被测样品等。其典型构成图如图3所示。

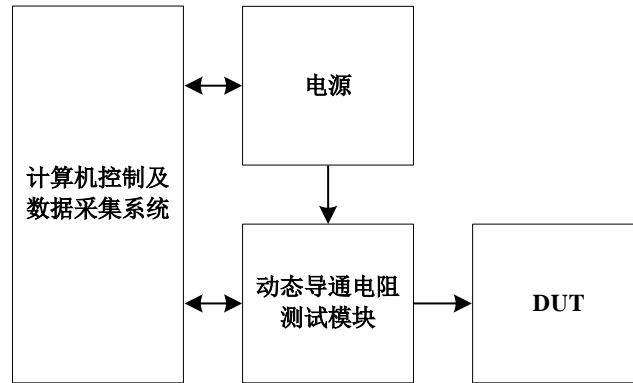


图3 动态导通电阻测试装置的典型构成

注1：计算机控制及数据采集系统。用于自动控制动态导通电阻测试过程中的参数设置、试验波形及数据记录等；

注2：电源系统。用于为测试过程中提供漏极（ V_{DS} ）及栅极（ V_{GS} ）的脉冲电源；

注3：动态导通电阻测试模块。用于实现零电压软开通电路拓扑及相关测试夹具。

7 测试程序

7.1 测试方法

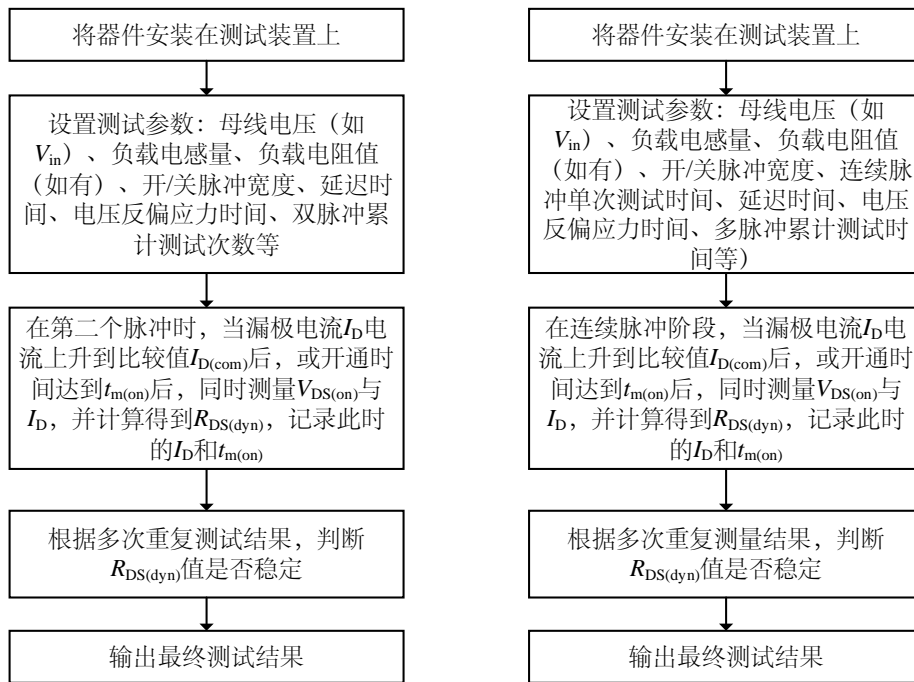
零电压软开通过程中，器件动态导通电阻测试的一般方法是驱动器件在规定的开启/关断电压、开/关脉冲宽度（或占空比）、（双脉冲测试模式中首个脉冲的电流、双脉冲累计测试次数；连续脉冲测试模式中的连续脉冲单次测试时间、连续脉冲累计测试时间）、电压反偏应力时间等条件下，实现开启时段的器件导通电压及电流等数据实时记录，从而获取动态导通电阻测试数据，其主要测试流程步骤如图4所示。

目前用于动态电阻评估的方法分为双脉冲测试(DPT)、连续脉冲测试(MPT)以及多组脉冲测试(MGPT)等，其中多组连续脉冲测试中每组脉冲可为双脉冲或连续脉冲。以图2(a)测试电路为基础的三种不同测试方法的参考测试波形如图5所示。

双脉冲测试为经典的功率器件动态开关测试方法，可作为最基本的参考测试方法。GaN HEMT在承受一段时间的电压反偏应力作用后进行开关动作，其动态导通电阻需要经过一段时间才能达到稳定状态，而传统的双脉冲测试方法与GaN HEMT的实际工况有偏差，因此可通过连续脉冲测试以期得到更接近真实工况的测试结果。

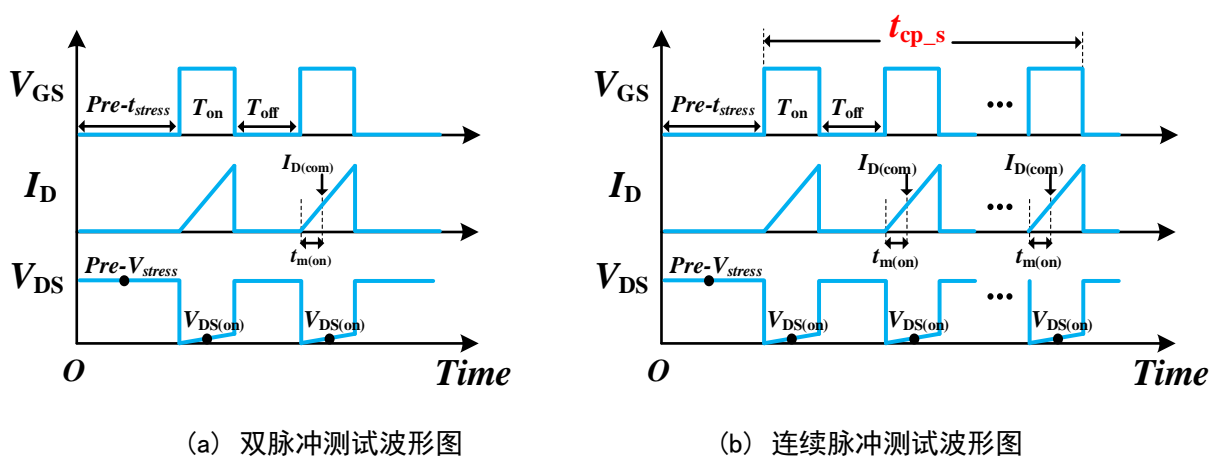
对于连续脉冲测试，短时间的连续开关动作容易导致芯片结温的迅速增加（GaN HEMT的静态导通电阻随结温的增加而增大），为排除结温对动态导通电阻造成的干扰，同时使测得的结果更接近稳定状态，可采用多组脉冲测试的方法。

三种测试方法各有优缺点：双脉冲测试方法简单，但不能反映动态导通电阻的稳定状态；连续脉冲测试更接近真实工况，但要注意测试过程中芯片结温上升对于结果的干扰，在具有高效散热的测试条件下十分合适；多组脉冲测试中每组脉冲为双脉冲的情况下既能保证动态电阻达到稳定而结温上升可忽略，在每组脉冲间隙又能使被测器件充分降温，是比较推荐的一种测试方法，多组脉冲测试中每组脉冲为连续脉冲的测试方法同样需要注意组内被测器件结温升的干扰。



(a) 双脉冲及多组（双）脉冲测试模式 (b) 连续脉冲及多组（连续）测试模式

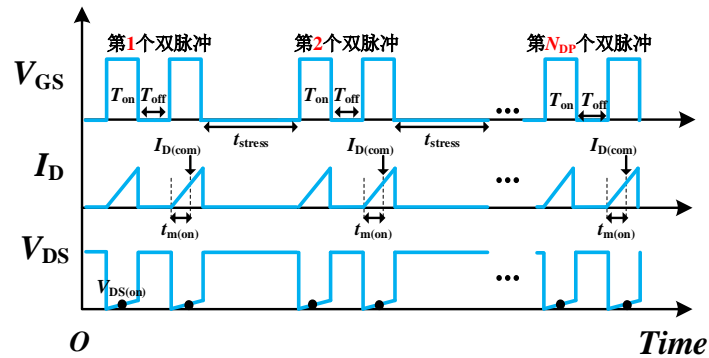
图4 动态导通电阻测试简化流程图



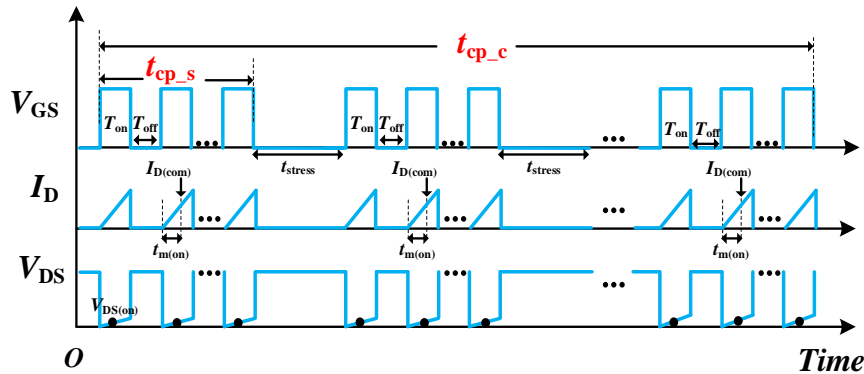
(a) 双脉冲测试波形图

(b) 连续脉冲测试波形图

图5 基于图2中测试电路的零电压软开通过程中动态导通电阻测试典型参考波形图



(c) 多组（双）脉冲测试波形图



(d) 多组（连续）脉冲测试波形图

图5 基于图2中测试电路的零电压软开通过程中动态导通电阻测试典型参考波形图(续)

7.2 测试流程

具体测试程序如下：

- 根据被测GaN HEMT的呈现形式(晶圆级或特定的封装结构)，选择合适的探针台或测试夹具；
- 在控制设备上，设置相关测试参数，包括母线电压 (V_{in})、负载电感 (L)、负载电阻 (R_L , 如有)、比较电流值 ($I_{D(com)}$)、栅极工作电压 ($V_{GS(ON)}$)、栅极关态电压 ($V_{GS(OFF)}$)、开态脉冲宽度 (t_{on})、关态脉冲宽度 (t_{off})、预电压应力及其持续时间 ($Pre-V_{stress}, Pre-t_{stress}$)、组与组之间应力持续时间 (t_{stress})、连续脉冲测试模式中的连续脉冲单次测试时间 (t_{cp_s})、连续脉冲累计测试时间 (t_{cp_c})；双脉冲测试模式中首个脉冲的电流、双脉冲累计测试次数 (N_{DP})、电压反偏应力时间 (t_{stress})、重复次数、延迟时间 ($t_{m(on)}$) 等参数；具体测试要求如下：
 - 测试动态电阻时器件外壳温升(晶圆局部温升)应小于 5°C ；
 - 比较电流 $I_{D(com)}$ 应达到器件额定连续工作电流的 10% 以上，推荐在器件额定连续工作电流的 50% 处进行测量；源漏极压降 $V_{DS(OFF)}$ 应大于器件额定阻断电压的 20% 以上。测试时器件的工作电压、电流应在其安全工作区域 (SOA) 内。
 - 器件开启后的钳位电路延迟时间，漏极电压、电流震荡时间均小于 $1\ \mu\text{s}$ ；

- 4) 针对连续脉冲测试, 连续脉冲单次测试时间宜在 $100\ \mu\text{s}\sim 1\ \text{s}$, 电压反偏应力时间应在 $50\ \text{ms}$ 以上, 连续脉冲累计测试时间宜在 $1\ \text{s}\sim 1\ \text{min}$, 以取得稳定测试结果;
- 5) 针对双脉冲测试, 电压反偏应力时间应在 $20\ \text{ms}$ 以上, 双脉冲累计测试次数不低于 20 次, 以取得稳定测试结果;
- 6) 尽量降低所引入的寄生参数。
- c) 当被测器件处于导通状态且漏极导通电流 I_{D} 达到设定值 $I_{\text{D}(\text{com})}$ 时, 或在导通时间达到 $t_{\text{m}(\text{on})}$ 后, 同时测试被测器件的漏极导通电流 I_{D} 以及漏源极导通压降 $V_{\text{DS}(\text{on})}$, 计算得到动态导通电阻值 $R_{\text{DS}(\text{dyn})}$, 并记录此时的 I_{D} 和 $t_{\text{m}(\text{on})}$;
- d) 根据多次重复测试结果, 判断所测试的动态导通电阻 $R_{\text{DS}(\text{dyn})}$ 值是否稳定 (变化率小于 3%);
- e) 结束测试, 输出和记录相关测试结果及测试波形。

8 数据记录和处理

应记录和处理的数据至少包含以下几方面:

- a) 被测试器件漏极导通电流 I_{D} ;
- b) 被测试器件源漏极导通压降 $V_{\text{DS}(\text{on})}$;
- c) 动态导通电阻值 $R_{\text{DS}(\text{dyn})}=V_{\text{DS}(\text{on})}/I_{\text{D}}$;
- d) 测试延迟时间 $t_{\text{m}(\text{on})}$ 、预应力时间等其他测试条件。

9 试验报告

试验报告至少应给出以下几方面的内容:

- a) 试验对象;
- b) 所使用的标准;
- c) 所使用的方法;
- d) 结果;
- e) 观察到的异常现象;
- f) 试验日期。

附录 A

(资料性)

用于零电压软开通电路的 GaN HEMT 动态导通电阻测试记录表

A.1 用于零电压软开通电路的 GaN HEMT 动态导通电阻测试记录表

表A.1 动态导通电阻测试记录表示例

产品名称 型号规格		组别	
检测项目		环境条件	
检测日期			
测试 仪器仪表	型号:	计量有效期	
	编号:		
检测依据 标准条款		样品 数量	
测试条件及技术要求	双脉冲测试模式 首个脉冲电流:		
	连续脉冲测试模式 连续脉冲单次测试时间: 连续脉冲累计测试时间:		
	多组(双)脉冲测试模式 首个脉冲电流: 双脉冲累计测试次数: 组与组之间应力持续时间(t_{stress}):		
	多组(连续)脉冲测试模式 单组脉冲电流: 连续脉冲累计测试次数: 组与组之间应力持续时间(t_{stress}):		
	源漏极压降($V_{\text{DS(OFF)}}$):		
	电流比较值($I_{\text{D(COM)}}$):		
	测试延迟时间($t_{\text{m(on)}}$):		
	负载电感量(L):		
	预电压应力持续时间($Pre-t_{\text{stress}}$):		
	开态脉冲宽度(t_{on}): 关态脉冲宽度(t_{off}):		
样品编号	测试结果		
	测试延迟时间($t_{\text{m(on)}}$)	电流 I_{D}	电压 $V_{\text{DS(on)}}$
1			动态导通电阻值 $R_{\text{DS(dyn)}}$
2			
3			
...			

参 考 文 献

- [1] IEC 60747-8:2010 Semiconductor devices-Discrete device-Part 8: Field-effect transistors
 - [2] JEP173:2019 Dynamic ON-Resistance Test Method Guidelines for GaN HEMT based Power Conversion Devices, Version 1.0
 - [3] Li R, Wu X, Yang S, et al. Dynamic On-State Resistance Test and Evaluation of GaN Power Devices Under Hard- and Soft-Switching Conditions by Double and Multiple Pulses[J]. IEEE Transactions on Power Electronics, 2019, 34(2): 1044-1053
 - [4] Li K, Videt A, Idir N, et al. Accurate Measurement of Dynamic On-State Resistances of GaN Devices Under Reverse and Forward Conduction in High Frequency Power Converter[J]. IEEE Transactions on Power Electronics, 2020, 35(9): 9650-9660
-