



团 体 标 准

T/CASAS 033—2024

碳化硅金属氧化物半导体场效应晶体管 (SiC MOSFETs) 功率器件开关动态测试方法

Switching dynamic test method for SiC MOSFETs power device

2024 - 11 - 19 发布

2024 - 11 - 19 实施

第三代半导体产业技术创新战略联盟 发布

目 次

前言.....	III
引言.....	IV
1 范围.....	1
2 规范性引用文件.....	1
3 术语和定义.....	1
4 符号和缩略语.....	2
5 测试电路与测试条件.....	2
5.1 测试电路.....	2
5.2 测试条件.....	3
5.2.1 测试环境.....	3
5.2.2 直流电源.....	3
5.2.3 直流母线.....	4
5.2.4 钳位电感.....	4
5.2.5 驱动电路.....	5
5.2.6 温控平台.....	7
5.2.7 脉冲发生器.....	7
5.3 其他事项.....	7
6 测试仪器与测试方法.....	8
6.1 测试仪器.....	8
6.1.1 测试系统.....	8
6.1.2 电压探头.....	8
6.1.3 电流探头.....	8
6.1.4 示波器.....	9
6.1.5 同轴电缆.....	9
6.2 测试方法.....	9
7 测试结果与计量方法.....	10
7.1 开关时间.....	10
7.2 开关损耗.....	11
7.3 开关速度.....	11
附录 A （资料性） SiC MOSFET 功率器件开关动态测试记录表.....	12
参考文献.....	13

前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由第三代半导体产业技术创新战略联盟（CASA）制定发布，版权归CASA所有，未经CASA许可不得随意复制；其他机构采用本文件的技术内容制定标准需经CASA允许；任何单位或个人引用本文件的内容需指明本文件的标准号。

本文件主要起草单位：重庆大学、华润润安科技有限公司、北京华峰测控技术股份有限公司、杭州飞仕得科技有限公司、杭州芯迈半导体技术有限公司、是德科技（中国）有限公司、忱芯科技（上海）有限公司、深圳麦科信科技有限公司、浙江大学、国网江苏省电力有限公司经济技术研究院、合肥工业大学、中国工程物理研究院电子工程所、苏州汇川联合动力系统股份有限公司、泰克科技（中国）有限公司、山东阅芯电子科技有限公司、工业和信息化部电子第五研究所、湖北九峰山实验室、中国电力科学研究院有限公司、株洲中车时代半导体有限公司、东风汽车集团有限公司、智新半导体有限公司、西安交通大学、深圳平湖实验室、上海瞻芯电子科技股份有限公司、深圳市新凯来技术有限公司、中国第一汽车集团有限公司、广东省东莞市质量监督检测中心、北京第三代半导体产业技术创新战略联盟。

本文件主要起草人：曾正、潘效飞、牛富丽、孙鹏、袁琰、刘伟、孙钦华、孙承志、毛赛君、张兴杰、吴新科、孙文涛、赵爽、李俊焘、张太之、孙川、余超群、陈媛、王丹丹、杨霏、张雷、常桂钦、李钾、王民、王来利、陈刚、王晓萍、黄海涛、杜凯、林晓晨、唐浩铭、李本亮、高伟。

引 言

得益于高压、高频、高温等优异特性，SiC功率器件在交通电气化、新能源发电等领域具有不可替代的作用。然而，SiC功率器件的额定电压更高、开关速度更快、工作温度更宽，突破了传统Si器件的技术边界，传统Si器件的开关动态测试方法，已无法满足SiC器件的新兴发展需求，给SiC功率器件的芯片设计、封装测试和装备研发，带来了严峻挑战。现有的SiC功率器件开关动态测试，由于缺乏定量的技术规范和测试方法，测试过程难以保证足够的精准和稳定；由于缺乏广泛的技术共识和行业认同，测试结果难以实现有效的溯源和评比。如何实现SiC功率器件的精准开关动态测试，已成为第三代半导体行业的痛点问题。

为了服务SiC功率器件行业的良性发展，应对SiC功率器件开关测试的紧迫需求，制定本文件。本文件详细规定了SiC MOSFET功率器件开关动态测试的电路、条件、仪器和方法。局限于当前对SiC MOSFET功率器件的认知程度，以及该产品生产与应用所处的发展阶段，可能还存在一些不足的地方，后续将根据技术进展不断进行完善和升级。

碳化硅金属氧化物半导体场效应晶体管(SiC MOSFET)功率器件开关动态测试方法

1 范围

本文件描述了双脉冲测试条件下SiC MOSFET功率器件开关动态测试的术语和定义、符号、测试电路、测试条件、测试仪器、测试方法、计量方法等相关内容。

本文件适用于分立器件和功率模块等封装SiC MOSFET功率器件的开关动态测试与评估，对于SiC JFET、SiC BJT、SiC IGBT等其他类型的SiC晶体管功率器件，可参照本文件执行。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

GB 4793.5—2008 测量、控制和实验室用电气设备的安全要求 第5部分：电工测量和试验用手持探头组件的安全要求

GB/T 15289—2013 数字存储示波器通用规范

GB/T 19212.17—2019 电源电压为1100V及以下的变压器、电抗器、电源装置和类似产品的安全第17部分：开关型现行电源装置和开关型电源装置用变压器的特殊要求和试验

GB/T 37140—2018 检验检测实验室技术要求验收规范

T/CASAS 002—2021 宽禁带半导体术语

T/CASAS 006—2020 碳化硅金属氧化物半导体场效应晶体管通用技术规范

3 术语和定义

T/CASA 002—2021、T/CASA 006—2020界定的以及下列术语和定义适用于本文件。

3.1

碳化硅金属氧化物半导体场效应晶体管 silicon carbide metal-oxide-semiconductor field effect transistor

SiC MOSFET

具有金属氧化物半导体结构，以栅极隔着氧化层利用电场效应来控制半导体沟道的SiC场效应晶体管。

3.2

双脉冲测试 double pulse test

给功率器件施加两个脉冲作为驱动控制信号的测试方法。第一个脉冲开通器件至负载上的电流达到目标测试电流值。第一个脉冲的下降沿作为关断过程的观测时刻，而第二个脉冲的上升沿作为开通过程的观测时刻。

3.3

被测器件 device under test

DUT

双脉冲测试中，被测试的功率器件。

3.4

桥臂 phase-leg

由两个功率器件串联形成的组合电路，包括上桥臂和下桥臂两个功率器件。

4 符号和缩略语

T/CASA 002—2021、T/CASA 006—2020界定的以及下列符号和缩略语适用于本文件。

L_{ESL} : 电容的等效串联电感。

C_{EPC} : 电感的等效并联电容。

$t_{d(on)}$: 开通延迟时间。

t_r : 上升时间。

t_{on} : 开通时间。

$t_{d(off)}$: 关断延迟时间。

t_f : 下降时间。

t_{off} : 关断时间。

E_{on} : 开通损耗。

E_{off} : 关断损耗。

I_{rr} : 反向恢复电流峰值。

t_{rr} : 反向恢复时间。

Q_{rr} : 反向恢复电荷。

dv/dt : 电压变化率。

di/dt : 电流变化率。

CMRR: 共模抑制比 (Common mode rejection ratio)。

CMTI: 共模瞬态抑制 (Common mode transient immunity)。

5 测试电路与测试条件

5.1 测试电路

5.1.1 采用电感钳位双脉冲测试电路，测试 SiC MOSFET 器件的开关动态，如图 1 所示。以下桥臂 SiC MOSFET 器件的开关测试为例，根据实际应用电路要求，选择上桥臂器件的类型及其栅极控制方式，并在测试结果中注明所采用的测试电路。对于上桥臂 SiC MOSFET 器件的测试，测试电路类似，应将钳位电感连接更改为桥臂中点与直流母线负极。

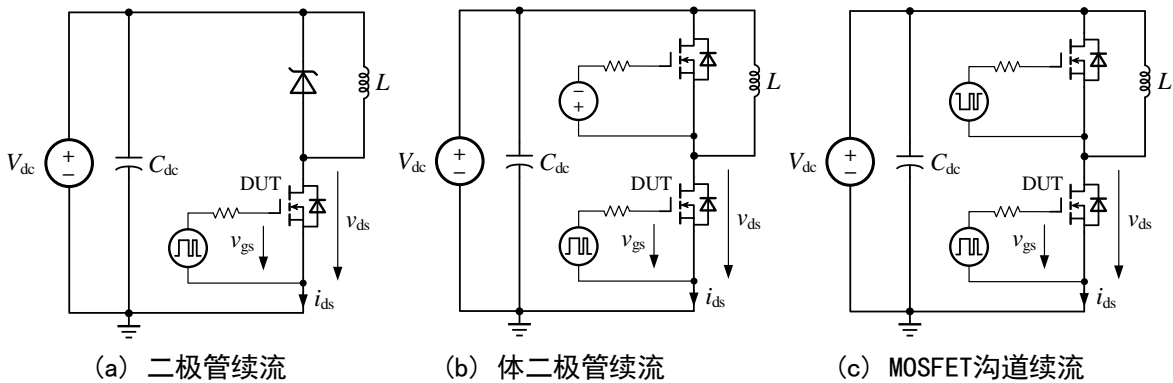


图1 开关测试电路

标引序号说明:

DUT——被测器件;

V_{dc} ——直流母线电压, 单位为伏 (V);

C_{dc} ——直流母线电容, 单位为法 (F);

L ——钳位电感, 单位为亨 (H);

v_{gs} ——被测器件的栅-源电压, 单位为伏 (V);

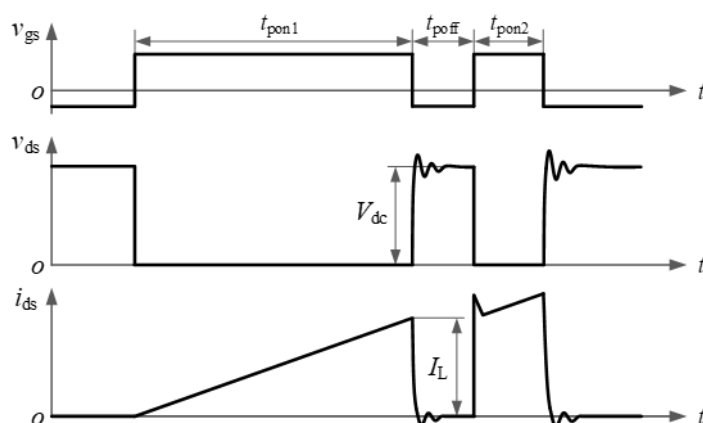
v_{ds} ——被测器件的漏-源电压, 单位为伏 (V);

i_{ds} ——被测器件的漏-源电流, 单位为安 (A)。

图1 开关测试电路 (续)

被测SiC MOSFET功率器件应具有完整的封装, 封装形式可以是分立器件、功率模块、智能功率模块等。若被测SiC MOSFET功率器件包括额外并联的SiC SBD二极管, 应在测试结果中注明。

测试电路的典型工作波形如图2所示。测试脉冲的宽度 (t_{pon1} 和 t_{pon2}) 和间隔 (t_{poff}) 可调, 分辨率不小于 $0.1 \mu s$ 。第一个测试脉冲的宽度 (t_{pon1}) 宜不超过 $200 \mu s$, 避免被测器件自发热效应, 导致芯片结温升高, 影响开关测试结果。



标引序号说明:

t_{pon1} ——第一个脉冲的宽度, 单位为秒 (s);

t_{pon2} ——第二个脉冲的宽度, 单位为秒 (s);

t_{poff} ——两个脉冲之间的间隔, 单位为秒 (s);

I_L ——开关测试的负荷电流, 单位为安培 (A)。

注: 对于图1(c)所示测试电路, 上桥臂器件的栅-源电压与下桥臂器件互补, 并设置一定的死区时间。

图2 开关测试波形

5.2 测试条件

5.2.1 测试环境

5.2.1.1 实验环境条件参考 GB/T 37140-2018 相关规定。

5.2.1.2 若无特殊规定, 环境温度不超过 $20 \sim 30 \text{ }^\circ\text{C}$ 。

5.2.1.3 若无特殊规定, 海拔高度不超过 2 000 米。

5.2.1.4 若无特殊规定, 相对湿度不超过 $30 \% \sim 65 \%$ 。

5.2.2 直流电源

5.2.2.1 直流电源的输出电压可调, 稳态输出电压误差小于 $\pm 0.5 \%$, 分辨率宜小于 0.1 V 。

5.2.2.2 直流电源应具有限流能力，限制故障电流和电容充电涌流。同时，避免过快的充电速度导致直流母线电压过冲，直流电源给直流母线充电的速度宜不超过 1 000 V/s。

5.2.2.3 直流电源的供电侧应有接地端子，开关测试过程中，直流电源应可靠接地或充电后断开。

5.2.2.4 应满足 GB 4793.5-2008 和 GB/T 19212.17-2019 的有关安全规定。

5.2.3 直流母线

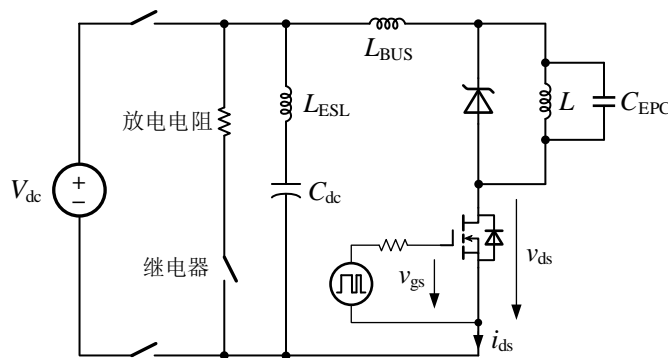
开关测试过程中，直流母线电压保持恒定，测试电路应保证足够大的直流母线电容，根据式(1)确定直流母线电容容值。

$$C_{dc} \geq \frac{L_{ESL}^2}{K_V I_{dc}^2} \dots\dots\dots (1)$$

式中：

K_V ——直流母线的电压波动率，通常为1%~5%。

5.2.3.1 以图 1(a)所示测试电路为例，开关测试电路应尽可能降低寄生电感，如图 3 所示。选择等效串联电感 L_{ESL} 小的电容，并采用合理的电容串并联方式和母排连接方式，控制直流母线的寄生电感 L_{BUS} ，应尽可能降低功率回路中电容和母排的总寄生电感 ($L_{ESL}+L_{BUS}$) 的大小，并在测试结果中注明其实际大小。



标引序号说明：

L_{ESL} ——直流母线电容的等效串联电感，单位为亨（H）；

L_{BUS} ——直流母排的寄生电感，单位为亨（H）；

C_{EPC} ——钳位电感的等效并联电容，单位为法（F）。

图3 含寄生参数的等效功率回路

5.2.3.2 若无特殊规定，直流母线不添加缓冲吸收电路。如果测试中需要放置缓存吸收电路，应注明所用缓存吸收电路的电路结构和关键参数。

5.2.3.3 直流母线应配置放电电阻。开关测试完成后，断开直流电源，闭合继电器，快速释放母线电容的能量。

5.2.4 钳位电感

5.2.4.1 钳位电感应该具有足够大的电感值，与开关脉冲配合，调节负荷电流大小和上升速率，并保证开关测试过程中维持负荷电流稳定，根据式(2)确定钳位电感的电感值。

$$\frac{V_{dc} t_{on}}{K_i I_L} \leq L \leq \frac{V_{dc} t_{max}}{I_{Lmax}} \dots\dots\dots (2)$$

式中：

K_i ——负荷电流的波动率，通常为1%~5%；

t_{on} ——被测器件的开通时间，单位为秒（s）；

t_{\max} ——最大测试脉冲宽度，单位为秒（s）；

$I_{L\max}$ ——最大目标测试电流，单位为安（A）。

5.2.4.2 钳位电感应该为抗磁饱和能力强的空心电感，钳位电感的饱和电流应大于目标测试电流。

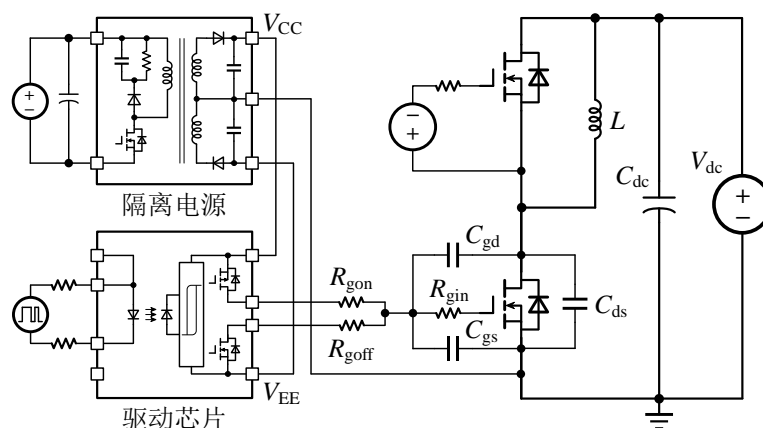
5.2.4.3 钳位电感的绕组之间应具有足够高的匝间绝缘和层间绝缘，电感额定电压应大于目标测试电压。

5.2.4.4 应选择合适的导线线材和绕制方式，控制钳位电感的等效并联电容 C_{EPC} ，该值应不超过被测器件输出电容的10%，如图3所示。开关测试结果应该注明钳位电感等效电容的大小（推荐采用阻抗分析仪测试钳位电感的输入阻抗）。

5.2.4.5 为了降低线圈的电磁干扰，钳位电感应该与脉冲发生器、驱动电路和电流探头保持足够的距离。

5.2.5 驱动电路

5.2.5.1 典型驱动电路如图4所示，由隔离电源和驱动芯片构成。如不特殊说明，上下桥臂功率器件的驱动电源、驱动芯片和驱动电阻配置应该保持一致。



标引序号说明：

V_{CC} ——隔离电源输出的正电压，单位为伏（V）；

V_{EE} ——隔离电源输出的负电压，单位为伏（V）；

R_{gon} ——开通驱动电阻，单位为欧（ Ω ）；

R_{goff} ——关断驱动电阻，单位为欧（ Ω ）；

R_{gin} ——被测器件的栅极内电阻，单位为欧（ Ω ）；

C_{gd} ——被测器件的栅-漏结电容，单位为法（F）；

C_{gs} ——被测器件的栅-源结电容，单位为法（F）；

C_{ds} ——被测器件的漏-源结电容，单位为法（F）。

图4 典型驱动电路

5.2.5.2 应尽可能缩短驱动回路的线路长度和环路面积，减小驱动回路的寄生电感大小。对于有开尔文源极封装的SiC MOSFET器件，若无特殊规定，应采用开尔文源极作为驱动回路的源极连接。

5.2.5.3 隔离电源应提供足够高的输出电压和输出功率。隔离电源输出的正电压 V_{CC} 应确保被测器件完全导通，输出的负电压 V_{EE} 根据被测器件特性选择，并在测试结果中注明。隔离电源的最小功率应根据式(3) - (5)确定。

$$P_{GD} = V_{CC1} I_{CC1} + P_{source} + P_{sink} \dots \dots \dots (3)$$

$$P_{\text{source}} = \frac{1}{2} Q_g f_{\text{sw}} (V_{\text{CC}} - V_{\text{EE}}) \frac{R_{\text{gdron}}}{R_{\text{gon}} + R_{\text{gin}} + R_{\text{gdron}}} \dots\dots\dots (4)$$

$$P_{\text{sink}} = \frac{1}{2} Q_g f_{\text{sw}} (V_{\text{CC}} - V_{\text{EE}}) \frac{R_{\text{gdroff}}}{R_{\text{goff}} + R_{\text{gin}} + R_{\text{gdroff}}} \dots\dots\dots (5)$$

式中：

- P_{GD} ——隔离电源的功率，单位为瓦（W）；
- V_{CC1} ——驱动芯片原边输入电压，单位为伏（V）；
- I_{CC1} ——驱动芯片原边输入电流，单位为安（A）；
- P_{source} ——驱动芯片的拉电流功率，单位为瓦（W）；
- P_{sink} ——驱动芯片的灌电流功率，单位为瓦（W）；
- Q_g ——栅极电荷，单位为库（C）；
- f_{sw} ——开关频率，单位为赫兹（Hz）；
- R_{gdron} ——开通过程中驱动芯片的导通电阻，单位为欧（ Ω ）；
- R_{gdroff} ——关断过程中驱动芯片的导通电阻，单位为欧（ Ω ）。

驱动芯片应提供足够大的峰值电流。宜采用开通电阻 R_{gdron} 和关断电阻 R_{gdroff} 分离的驱动结构，分别控制开通和关断过程的峰值电流。驱动芯片的峰值电流和驱动电阻根据式(6)和(7)协同设计，并在测试结果中注明。

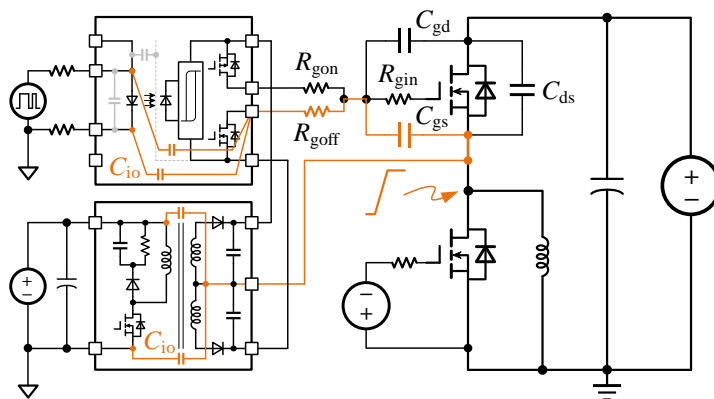
$$I_{\text{gopk}} = \frac{V_{\text{CC}} - V_{\text{EE}}}{R_{\text{gon}} + R_{\text{gin}} + R_{\text{gdron}}} \dots\dots\dots (6)$$

$$I_{\text{gipk}} = \frac{V_{\text{EE}} - V_{\text{CC}}}{R_{\text{goff}} + R_{\text{gin}} + R_{\text{gdroff}}} \dots\dots\dots (7)$$

式中：

- I_{gopk} ——开通过程中驱动拉电流峰值，单位为安（A）；
- I_{gipk} ——关断过程中驱动灌电流峰值，单位为安（A）。

驱动电路应能适应SiC MOSFET器件开关过程中的高 dv/dt ，不发生误开关，如图5所示。隔离电源和驱动芯片应具有足够高的共模瞬态抑制能力，CMTI宜不小于100 V/ns，输入输出共模电容 C_{io} 宜不超过5 pF。



标引序号说明：

- C_{io} ——隔离电源或驱动芯片的输入输出电容，单位为法（F）。

图5 驱动电路的共模回路

驱动电路应能适应SiC MOSFET器件开关过程的串扰，如图6所示。如有必要，可以在驱动回路中引入米勒钳位、栅-源电容等串扰抑制电路。但是，应该在测试结果中注明所采用的具体电路和关键参数。

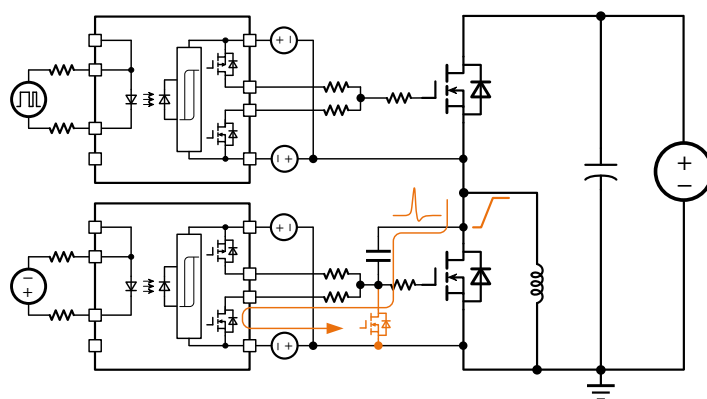


图6 驱动电路的串扰回路

5.2.6 温控平台

5.2.6.1 对于不同温度下的开关动态测试，应采用具有闭环调节功能的温控平台，来控制被测器件的工作温度，温度调节的分辨率小于 $1\text{ }^{\circ}\text{C}$ ，温度均匀度宜小于 $\pm 2\text{ }^{\circ}\text{C}$ 。

5.2.6.2 温控平台的温度调节范围应至少应为室温 $\sim 175\text{ }^{\circ}\text{C}$ ，负温度可选，温度调节精度高于 $\pm 2\%$ ，温度波动小于 $\pm 0.5\text{ }^{\circ}\text{C}$ 。

5.2.6.3 温控平台的加热板应该具有较好的平整度，在被测器件与加热板的接触面涂覆导热硅脂，保证被测器件与加热板充分接触，降低接触热阻。

5.2.6.4 加热板与被测器件之间应施加必要的压力，保证可靠接触。加热板可承受适当的压力。

5.2.6.5 在开关动态测试前，应将被测器件置于温控平台中预热，持续时间不宜过短，保证被测器件结温为温控平台维持的温度，然后开展开关动态测试。

5.2.6.6 温控平台应接地，加热板的隔离电压应大于测试电压。若被测器件的基板不绝缘，被测器件与加热板之间应该添加导热绝缘间隔。

5.2.6.7 对于上、下桥臂独立的功率器件，应采用分离的温控平台或独立的散热结构等措施，降低被测器件之间通过温控平台形成的耦合，提高开关动态测试的精度。

5.2.7 脉冲发生器

5.2.7.1 脉冲发生器应由信号发生器或其他微处理器电路构成。脉冲发生器的输出脉冲宽度可调节，脉冲宽度的分辨率应小于 $0.1\text{ }\mu\text{s}$ ，最小脉冲宽度应不小于 $1\text{ }\mu\text{s}$ 。

5.2.7.2 应尽可能缩短脉冲发生器与驱动电路之间的接线长度，当长度不超过 10 cm 时可采用双绞线，当长度超过 10 cm 时应采用射频同轴电缆。当脉冲发生器通过射频同轴电缆与驱动电路连接时，脉冲发生器的负荷阻抗应与射频同轴电缆、驱动电路接收端的阻抗匹配。

5.3 其他事项

5.3.1 应保持测试环境整洁，地面和设备上应放置隔离、警示标志，必要时可配置声光报警。

5.3.2 测试电路的高压、高温部分，应置于保护屏障中，例如：绝缘箱、安全链等安全措施，必要时还应具备防爆能力。

5.3.3 测试系统应可靠接地，并满足 GB 4793.5-2008、GB/T 19212.17-2019 规定的绝缘和隔离要求。

5.3.4 测试过程中，应该由具有职业资格或操作权限的两名或多名专业人员共同完成。

5.3.5 测试过程中，不要触摸带电体或高温部件。在接触测试电路或元器件时，应确保直流母线电容电压降低至安全电压以下，高温部位的温度降低至安全温度以内。

6 测试仪器与测试方法

6.1 测试仪器

6.1.1 测试系统

测试系统应由电压探头、电流探头、示波器（或数据采集卡）和上位机构成，如图7所示。电压探头用于检测被测器件的漏-源电压、栅-源电压，电流探头用于检测被测器件的漏极电流。示波器（或数据采集卡）用于采集电压和电流探头获取的测试数据，上位机用于系统的运行控制和数据处理。

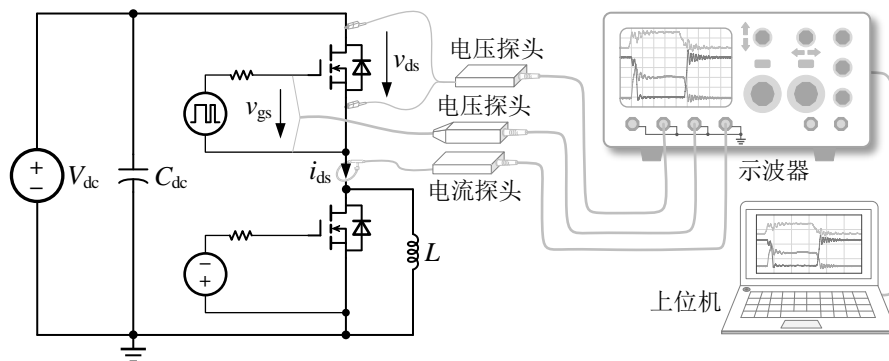


图7 测试系统构成

6.1.2 电压探头

6.1.2.1 电压探头可以是差分电压探头、光隔离电压探头、有源单端电压探头、无源高阻电压探头，但是在开关动态测试过程中，应满足 GB 4793.5-2008 规定的隔离绝缘测试要求。宜尽可能采用隔离能力强的光隔离电压探头。

6.1.2.2 应尽可能缩短电压探头的测试回路，推荐采用 SMA、MCX、MMCX 等射频接口。对于差分电压探头等具有较长回路的电压探头，应采用并联平行走线，或绞线的方式，降低共模干扰。

6.1.2.3 在漏-源电压测试中，电压探头的测试点应尽可能靠近被测器件的漏极和源极，应不包括电流探头及其测试跳线，尤其是同轴电阻。

6.1.2.4 电压探头的带宽宜不小于 500 MHz（或响应时间不超过 0.7 ns），最大平坦度带宽不应小于 100 MHz。

6.1.2.5 电压探头应具有适宜的量程，覆盖目标测试的电压范围，探头使用前应较零。电压探头的直流测量误差应不大于 $\pm 2\%$ 。

6.1.2.6 对于存在浮动电位的漏-源电压和栅-源电压测量，应采用具有高共模抑制能力的差分电压探头或光隔离电压探头，CMRR 宜不小于 80 dB@0 Hz、60 dB@100 MHz。

6.1.2.7 电压探头不应引入过大的负荷效应，探头的输入电容应小于 5 pF，或小于被测位置器件结电容的 10%。

6.1.2.8 电压探头的噪声宜小于 10 mVrms。

6.1.2.9 电压探头带宽、直流精度、CMRR、输入电容等关键指标的测试或校准，参照 GB/T 15289-2013 标准执行，推荐采用网络分析仪测试电压探头的频域特性。

6.1.3 电流探头

6.1.3.1 电流探头可以是同轴电阻、电流钳、罗氏线圈或其中的组合方式，但是在开关动态测试中，应满足 GB 4793.5-2008 规定的隔离绝缘测试要求。

6.1.3.2 为了降低干扰，电流探头应放置在被测器件电位较低的一侧，且不应包含驱动回路的电流。对于有通孔的罗氏线圈或钳形电流探头，被测电流应从通孔的中心位置穿过，以减小测量位置对测量精度的影响。宜尽可能采用隔离能力强的光隔离电流探头。

6.1.3.3 电流探头的带宽宜不小于 200 MHz（或响应时间不超过 1.75 ns）、直流测量误差应不大于±1%。

6.1.3.4 电流探头不应引入过大的寄生电感，探头及测试跳线的寄生电感应小于 5 nH，或小于功率回路寄生电感的 10%。

6.1.3.5 电流探头应具有适宜的量程，覆盖目标测试的电流范围，探头使用前应较零。目标测试电流应小于电流探头的最大允许脉冲宽度电流乘积，避免测试过程中电流探头饱和。对于同轴电阻，被测电流引起的损耗，应小于同轴电阻的耗散功率。

6.1.3.6 电流探头的噪声应小于 0.1 mArms，灵敏度应小于 10 mA/div。

6.1.3.7 电流探头带宽、直流精度、噪声等关键指标的测试或校准，参照 GB/T 15289-2013 标准执行，推荐采用网络分析仪测试电流探头的频域特性。

6.1.4 示波器

6.1.4.1 示波器的带宽宜不小于 500 MHz（或响应时间应不超过 0.7 ns），测量通道应不少于 4 路。

6.1.4.2 示波器的垂直分辨率应不小于 10 位，测试过程中应尽可能使波形占满栅格，最小化量化误差。

6.1.4.3 示波器的噪声应小于 1 mVrms（1 V/div、50 Ω）。

6.1.4.4 示波器应具有足够高的采样率和存储深度。

6.1.4.5 探头与示波器输入通道之间，应满足阻抗匹配。

6.1.4.6 若无特殊规定，示波器应接地，避免浮地测试。

6.1.4.7 示波器带宽、噪声等关键指标的测试或校准，参照 GB/T 15289-2013 标准执行。

6.1.5 同轴电缆

6.1.5.1 若在开关测试中采用同轴电缆连接，应尽可能缩短同轴电缆的长度，并尽可能采用粗的同轴电缆。

6.1.5.2 对于取样电阻较小的同轴电阻等探头，由于有效信号的幅值较小，应采用高抗扰的同轴电缆，提高信噪比。

6.1.5.3 对于同轴电阻等需要额外选用同轴电缆的探头，探头、同轴电缆与示波器三者之间，应同时满足阻抗匹配。

6.2 测试方法

开关动态的关键测试方法如下：

- a) 探头校正。开关动态测试前，探头应调零，部分探头需要预热。此外，应校核探头和示波器的带宽与精度。应采用延迟校正夹具，校正不同测试通道的延迟时间，各个测量通道之间的同步误差应小于 0.5 ns。
- b) 电路接线。探头与被测器件之间应采用开尔文连接，对于电压测量，电压探头的测试点应连接到被测器件的开尔文漏极和开尔文源极；对于电流测量，电流探头的测试点应为同轴电阻的开尔文连接处。
- c) 合理接地。为了保证足够的电气隔离，消除潜在的共模干扰，合理配置测试电路和测试仪器的接地，应尽可能避免多点接地。

- d) 驱动校核。给测试仪器、脉冲发生器、驱动电路等低压系统供电，脉冲发生器输出脉冲，确认驱动信号是否正常，待高压系统安全上电之后，开展开关动态测试。
- e) 数据处理。可以采用数字滤波等预处理方法，降低测试结果的噪声干扰，提高测量精度。
- f) 重复测试。同一个被测器件应重复测试多次，取测试结果的平均值作为最终测试结果，排除测量过程中的随机干扰。两次重复测试之间保持足够的时间间隔。

7 测试结果与计量方法

7.1 开关时间

7.1.1 双脉冲测试中，第一个脉冲结束的时刻作为关断过程的观测位置，第二个脉冲开始的时刻作为开通过程的观测位置。

7.1.2 如图 8 所示，脉冲时间 t_{pon} 定义为器件栅 - 源极电压上升沿 50% 到下降沿 50% 的时间间隔。

7.1.3 对于开通过程，如图 8 所示，开通延迟时间 $t_{d(on)}$ 定义为：开通过程中，器件栅 - 源极电压上升至 10% 到器件漏 - 源极电流 i_{ds} 上升至 10% 的时间间隔。上升时间 t_r 定义为：器件漏 - 源极电流从 10% 上升至 90% 的时间间隔。开通时间 t_{on} 为开通延迟时间与上升时间之和。

7.1.4 对于关断过程，如图 8 所示，关断延迟时间 $t_{d(off)}$ 定义为：关断过程中，器件栅 - 源极电压下降至 90% 到器件漏 - 源极电流下降至 90% 的时间间隔。下降时间 t_f 定义为器件漏 - 源极电流从 90% 下降至 10% 的时间间隔。关断时间 $t_{d(off)}$ 定义为关断延迟时间与下降时间之和。

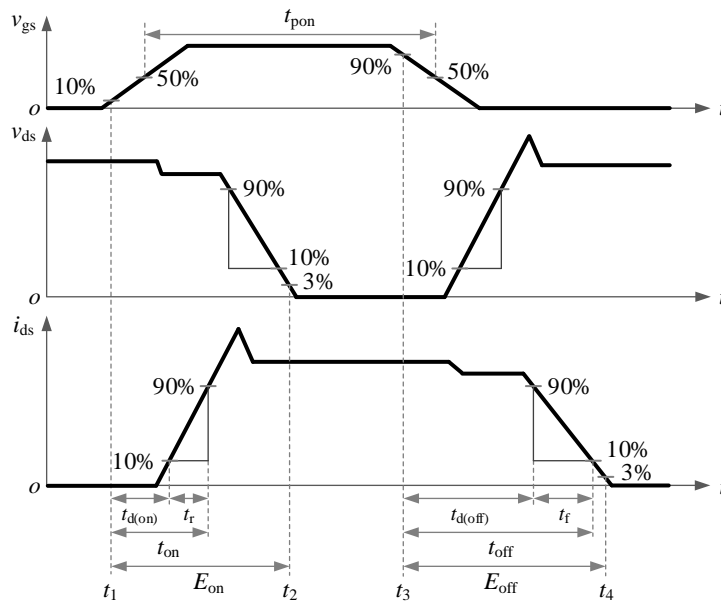


图8 SiC MOSFET 的开关过程

7.1.5 对于反向恢复过程，如图 9 所示，反向恢复时间 t_{rr} 定义为：反向恢复过程中，器件源 - 漏极电流从 0 经反向恢复电流峰值 I_{rr} 再下降至 10% 的时间间隔。反向恢复电荷 Q_{rr} 定义为：反向恢复过程中，源 - 漏极电流 i_{sd} 的积分值，积分区间与 t_{rr} 定义相同，即 $Q_{rr} = \int_{t_5}^{t_7} v_{ds} i_{ds} dt$ 。

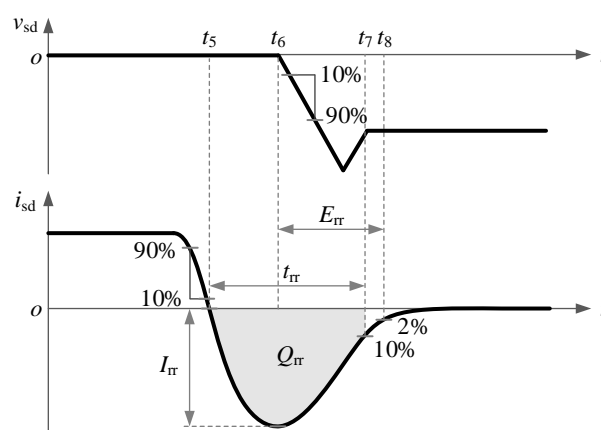


图9 SiC MOSFET 的反向恢复过程

7.2 开关损耗

7.2.1 对于开通损耗，如图 8 所示，定义为：开通过程中，漏 - 源极电压 v_{ds} 与漏 - 源极电流 i_{ds} 乘积的积分值，积分区间为器件栅 - 源极电压上升至 10% 到器件漏 - 源极电压下降至 3%，即 $E_{on} = \int_{t_1}^{t_2} v_{ds} i_{ds} dt$ 。关断损耗定义为：关断过程中，漏 - 源极电压 v_{ds} 与漏 - 源极电流 i_{ds} 乘积的积分值，积分区间为器件栅 - 源极电压下降至 90% 到器件漏 - 源极电流下降至 3%，即 $E_{off} = \int_{t_3}^{t_4} v_{ds} i_{ds} dt$ 。

7.2.2 对于反向恢复损耗，如图 9 所示，定义为：反向恢复过程中，源 - 漏极电压 v_{sd} 与源 - 漏极电流 i_{sd} 乘积的积分值，积分区间为器件源 - 漏极电压从 0 开始下降至器件源 - 漏极电流下降至 2%，即 $E_{rr} = \int_{t_6}^{t_8} v_{sd} i_{sd} dt$ 。

7.3 开关速度

7.3.1 如图 8 和图 9 所示，电压变化率 dv/dt 定义为：器件开关过程中，漏 - 源极（或源 - 漏极）电压从 10% 上升至 90%，或从 90% 下降至 10% 区间，漏 - 源极（或源 - 漏极）电压的变化速率。

7.3.2 如图 8 和图 9 所示，电流变化率 di/dt 定义为：器件开关过程中，漏 - 源极（或源 - 漏极）电流从 10% 上升至 90%，或从 90% 下降至 10% 区间，漏 - 源极（或源 - 漏极）电流的变化速率。

7.3.3 在给出开关时间、开关损耗测试结果的同时，应注明对应的 di/dt 。在给出反向恢复时间、反向恢复损耗测试结果的同时，应注明对应的 dv/dt 。

7.3.4 对于开关振荡处的电压、电流变化率定义，参考 JEP 190-2022 执行。

附 录 A
(资料性)

SiC MOSFET 功率器件开关动态测试记录表

A.1 SiC MOSFET 功率器件开关动态测试记录表

测试记录表如表A.1。

表A.1 开关动态测试记录表示例

产品名称 型号规格			组别								
检测项目			环境条件								
测试 仪器仪表	型号:		计量有效期								
	编号:										
检测依据 标准条款			样品 数量								
测试电路	<input type="checkbox"/> 二极管续流 <input type="checkbox"/> 体二极管续流 <input type="checkbox"/> MOSFET 续流 (死区时间_____) 其他_____										
测试条件	第一个脉冲测试时间:		脉冲间隔时间:	第二个脉冲测试时间:							
	功率回路寄生电感 (nH):			负荷电感寄生电容 (pF):							
	驱动正压 (V):			驱动负压 (V):							
	直流母线电压设定值 (V):			负荷电流设定值 (A):							
	开启/关断切换速度 (V/ns):			关断/开启切换速度 (V/ns):							
样品编号	测试结果										
	开通过程				关断过程				反向恢复过程		
	t_{don}	t_f	t_{on}	E_{on}	t_{doff}	t_r	t_{off}	E_{off}	t_{rr}	I_{rr}	Q_{rr}
1											
2											
3											
...											

参 考 文 献

- [1] IEC 60747-1-1983 Semiconductor devices - Discrete devices - Part 1: General
 - [2] IEC 60747-2-2000 Semiconductor devices: Discrete devices and integrated circuits, Part 2: Rectifier diodes
 - [3] IEC 60747-8-2010 Semiconductor devices - Discrete devices - Part 8: Field-effect transistors
 - [4] IEC 60747-9-2010 Semiconductor devices - Part 9: Discrete devices - Insulated-gate bipolar transistors (IGBTs)
 - [5] JEP 190-2022 Guideline for Evaluating dv/dt Robustness of Sic Power Devices
 - [6] Sun Peng, Zou Mingrui, Wang Yulei, Gong Jiakun, Liang Yuxi, Niu Fuli, Jiang Ke, Gao Wei, Zeng Zheng. Focuses and concerns of dynamic test for wide bandgap device: A questionnaire-based survey[J]. IEEE Transactions on Power Electronics, 2023, 38(12): 15522-15534.
-

