



团 体 标 准

T/CASAS 045—2024

碳化硅金属氧化物半导体场效应晶体管 (SiC MOSFETs) 动态栅偏试验方法

Dynamic gate stress test method for silicon carbide metal-oxide
semiconductor field effect transistor (SiC MOSFETs)

2024 - 11 - 19 发布

2024 - 11 - 19 实施

第三代半导体产业技术创新战略联盟 发布

目 次

前言.....	III
引言.....	IV
1 范围.....	1
2 规范性引用文件.....	1
3 术语和定义.....	1
4 试验装置.....	2
5 试验程序.....	2
5.1 试验方法.....	2
5.2 试验电路.....	2
5.3 试验夹具及安装.....	4
5.4 试验条件.....	4
5.5 试验设置.....	4
5.6 试验控制和测量.....	5
6 失效判据.....	5
7 试验报告.....	5
附录 A（资料性） SiC MOSFET 器件动态栅偏试验记录表.....	6
参考文献.....	7

前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由第三代半导体产业技术创新战略联盟（CASA）制定发布，版权归CASA所有，未经CASA许可不得随意复制；其他机构采用本文件的技术内容制定标准需经CASA允许；任何单位或个人引用本文件的内容需指明本文件的标准号。

本文件主要起草单位：清纯半导体（宁波）有限公司、复旦大学宁波研究院、复旦大学、工业和信息化部电子第五研究所、东风汽车集团有限公司、杭州三海电子科技股份有限公司、中国科学院微电子研究所、深圳禾望电气股份有限公司、中国第一汽车集团有限公司、北京华峰测控技术股份有限公司、宁波达新半导体有限公司、智新半导体有限公司、常州银河世纪微电子股份有限公司、上海维安电子股份有限公司、东莞南方半导体科技有限公司、中国电力科学研究院有限公司、湖北九峰山实验室、深圳平湖实验室、西安交通大学、江苏第三代半导体研究院有限公司、广东省东莞市质量监督检测中心、北京第三代半导体产业技术创新战略联盟。

本文件主要起草人：孙博韬、樊嘉杰、侯欣蓝、罗润鼎、史文华、雷光寅、陈媛、左元慧、张俊然、李钾、冯海科、汤益丹、谢峰、崔丁元、于亮、刘惠鹏、袁琰、王民、张海涛、庄建军、张园览、刘鹏飞、乔良、王丹丹、万玉喜、陈刚、王来利、杨奉涛、刘宗亮、李本亮、徐瑞鹏。

引 言

碳化硅(SiC)金属氧化物半导体场效应晶体管(MOSFETs)具有击穿电压高、导通电流大、开关速度快、功率损耗小、高温稳定性好等优点,被认为是最具前景的半导体器件之一,它具有能够大幅提高现有装置集成的功率密度、效率、高温工作能力以及抗辐射的能力,与此同时还降低了系统的体积和重量,因此在智能电网、光伏发电、电动汽车等领域,都具有非常广阔的应用前景。SiC MOSFET在各类动态过程中会出现各类物理变化的迟滞,从而发生由于内部结构与外电路的不匹配,或内部各结构之间的不匹配而引发的应力叠加,或瞬态失效问题。

特别的,在SiC MOSFET开关过程中,栅极在动态电压应力作用下会造成的电特性参数退化,其中阈值电压漂移是最严重的。在栅极应力作用下的阈值电压漂移量产生的机理包含不同部分,包括由于SiC/SiO₂界面固有的界面缺陷导致的阈值电压漂移,由于栅氧层充电造成的阈值电压漂移,这些阈值电压漂移一部分在释放应力后可恢复,一部分是永久存在的退化。SiC MOSFET的动态栅偏试验是器件承受重复正负变换的栅电压,以使栅极界面及近界面缺陷发生的俘获和/或释放过程。当栅极电压在快速变换过程中,由于界面态或近界面陷阱的填充或释放速度并不足以响应外加偏置的切换速度,导致局部电场增强。氧化层在这个过程中会承受高于外加栅偏电压的应力,从而使得阈值电压相较于静态偏压漂移更大。栅氧层中由于电子和空穴的复合所产生的能量,也会破坏其附近的键合,导致缺陷的引入。动态栅偏试验验证的器件栅极可靠性问题是多种失效机理的复合,其中偏置应力与所施加偏置条件的高低电平值、频率、占空比、切换速度等参数有很大关系,从而影响了偏置试验的阈值电压的漂移。因此,在规定应力条件下进行阈值电压漂移程度的测试,是评估器件在实际应用中栅极可靠性的重要手段。

现有的SiC MOSFET动态栅偏试验方法并未完全从传统恒定应力可靠性试验方法中分离,在试验条件、方法以及参数等重要细节内容没有具体规范,从而影响对SiC MOSFET器件栅极可靠性的评估,本文给出了适用于SiC MOSFET器件的动态栅偏试验方法。

碳化硅金属氧化物半导体场效应晶体管（SiC MOSFETs）动态栅偏试验方法

1 范围

本文件描述了碳化硅金属氧化物半导体场效应晶体管（SiC MOSFETs）动态栅偏试验方法，包括：试验条件、测试方法、应用范围以及失效判据。

本文件适用于对SiC MOSFET栅氧质量的评估，主要包括芯片、分立器件、模块。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

GB/T 4586 半导体器件 分立器件第8部分 场效应晶体管

T/CASAS 002—2021 宽禁带半导体术语

T/CASAS 006—2020 碳化硅金属氧化物半导体场效应晶体管通用技术规范

T/CASAS 021—2024 碳化硅金属氧化物半导体场效应晶体管（SiC MOSFET）阈值电压测试方法

3 术语和定义

T/CASA 002—2021、T/CASA 006—2020界定的以及下列术语和定义适用于本文件。

3.1

栅-源电压 gate-source voltage

V_{GS}

器件的栅极和源极之间的电压。

3.2

栅极漏泄电流 gate leakage current

I_{GSS}

栅极和源极之间的泄漏电流。

3.3

漏-源电压 drain-source voltage

V_{DS}

器件的漏极和源极之间的电压。

3.4

栅-源阈值电压 gate-source threshold voltage

$V_{GS(th)}$

漏极电流达到规定低值时的栅源电压。

3.5

栅-源阈值电压漂移 gate-source threshold voltage shift

$\Delta V_{GS(th)}$

阈值电压从试验初始值到最终值的变化量。

3.6

栅极电压变化率 rate of change of gate voltage

dV_g/dt

栅极在高电压与低电压之间的变换速率。

4 试验装置

所使用的试验装置应能够提供和控制试验范围内的电压应力、温度和试验时长。试验装置的主要组成部分如下，见图1：

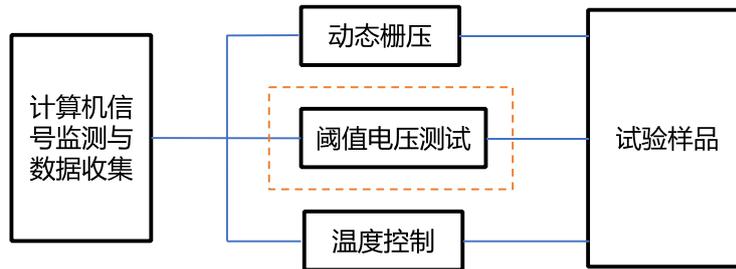


图1 动态栅偏试验装置的主要组成部分

- 动态栅压单元。动态栅偏试验通过使样品器件在重复高低变换的栅极电压下来驱动器件开关，动态栅压单元应能满足高低电压变换的频率、变化速率以及时长要求；
- 温度控制单元。应满足可设置试验过程中需要的样品器件工况温度条件，并维持此温度稳定时长与试验时长一致；
- 阈值电压测试单元¹。应满足在动态栅偏试验前后及过程中进行阈值电压在线监测的功能，并通过数据收集系统同步记录阈值电压测量值；
- 数据收集系统。能够记录相关的试验数据，包括温度、试验时间、电参数测试信息和结果。

5 试验程序

5.1 试验方法

动态栅偏试验方法是为了测试器件在高低切换的栅极应力下阈值电压漂移情况，并在试验过程中收集试验数据。试验步骤的主要组成包括，但不限于栅极电压驱动变换、参数测试、温度控制方法。

5.2 试验电路

建议采用如图2所示的SiC MOSFET的动态栅偏试验电路。阈值电压测试电路可选用图4所示的阈值电压测试电路，或根据用户实际需求以及设备能力进行选择。

如图2所示，在对样品器件进行动态栅极电压应力施加过程中，高低变换的电压应力加在器件栅极和源极两端，此时漏极和源极短接。其中，栅极偏置电压的波形示意图如图3所示， V_H 、 V_L 为栅极偏置的高、低电压值， dV_H/dt 、 dV_L/dt 为偏置电压高低电压切换速率， $V_{H-surge}$ 、 $V_{L-surge}$ 为高低电压切换时的过冲值，推荐过冲不超过高低偏置电压的3%。其中，90% V_L 至90% V_H 的电压变化率为 dV_H/dt ，90% V_H 至90% V_L 的电压变化率为 dV_L/dt 。

¹ 建议动态栅偏试验采用阈值电压测试单元进行阈值电压原位监测，不做规定。

如图4所示，单电压源扫描阈值电压测试方法²，测试电压源通过栅源极接入电路。测试方法可参考 T/CASAS 021。

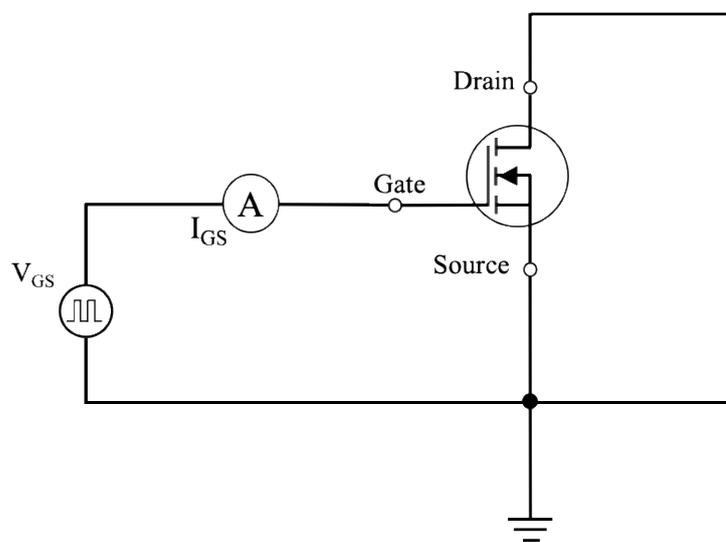


图2 动态栅偏试验电路图

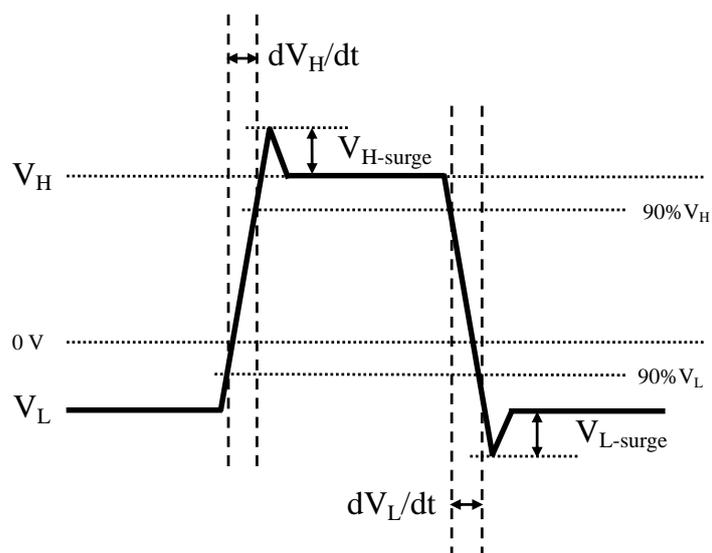


图3 栅极偏置电压波形示意图

² 测试方法可参考标准 T/CASAS 021，此处单电压源阈值电压测试方法不做规定。

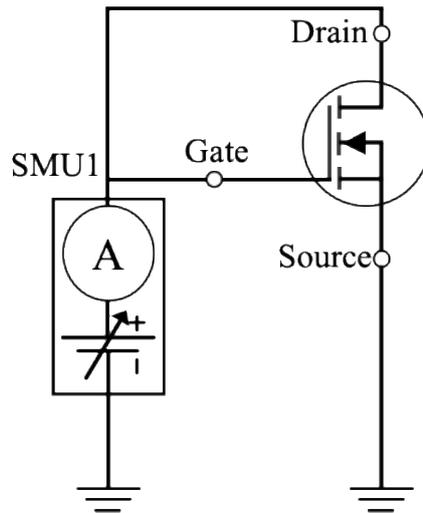


图4 阈值电压测试电路图（单电压源扫描法）

5.3 试验夹具及安装

动态栅偏试验装置的构成，包括被测器件、动态栅压驱动、温度调整以及阈值电压测试电路等都会对试验结果有显著的影响。动态栅偏试验的参数测试应尽可能反映样品试验的真实状态值。

5.4 试验条件

试验栅极偏置电压等条件的选择应根据产品的规格手册，不应超过产品的最大额定值，同时以缩短试验时间为原则。

试验栅极开关频率、占空比建议根据样品实际应用条件，在参数条件范围内选择。栅偏循环可根据循环次数或者时间进行参数设置，设置的值与试验失效判定条件不冲突。试验温度如无特殊应用需求，建议设置为样品器件的最高结温和室温。其中，室温为必选项，高温可作为选做项目。进行阈值电压原位监测时，需要考虑进行监测的周期，以实际数据需求为主，原则上不能影响整体的试验时长和结果。

表1 动态栅偏试验条件

参数	数值
栅偏循环次数	$\geq 10^{11}$
温度	a) 器件最高结温； b) 室温
栅压设置	$V_H = V_{GS\text{MAX}}, V_L = V_{GS\text{MIN}}$
漏源电压	$V_{DS} = 0 \text{ V}$ (栅偏试验时)
开关频率	$f = 50 \text{ kHz}$ (占空比 = 20%) ³
栅极电压变化率	$dV_g/dt \geq 1 \text{ V/ns}$
$V_{GS(th)}$ 监测周期 ⁴	cycle/10 min (建议)

5.5 试验设置

首先，在试验前完成样品的电参数测试，根据试验样品的应用完成各个试验参数的选择，以栅偏循环次数确定实验时长时，在试验参数确定后，保证样品试验温度达到设定值。样品电路连接为试验电路

³ 开关频率和占空比不做规定，此处数值为建议值，仅作参考。

⁴ 使用阈值电压监测时考虑。

($V_{DS}=0V$)即可开始试验。试验过程中,监测栅极电压偏置值以及开关频率等,直至试验完成设置循环。栅极偏置循环结束,进行阈值电压移位测试。

其中,进行阈值电压监测时,在试验开始前温度设置前后各完成一次室温及试验温度下的阈值电压原位测试,随后开始试验过程中的阈值电压原位监测。试验完成时,保持试验温度及降温后再各进行一次阈值电压原位测量。

5.6 试验控制和测量

试验的栅极偏置电平高低(V_H 、 V_L)、开关频率、以及 dV/dt 在试验前后必须保持不变,直到试验结束。试验过程中对 I_{GSS} 进行监测。对阈值电压进行原位监控时,需满足在试验前后保持试验条件一致。

样品测量包括但不限于电参数测试,测量过程应按照产品的详细规范进行。

试验结束后器件电参数测量应在器件从规定试验条件下移出后尽快完成,测量完成时间不超过24 h,阈值电压应在移出后的10h内完成测试。

6 失效判据

失效判据应包括但不限于表2所示的参数,除阈值电压外其他参数的测试方法依据GB/T 4586,测试条件按照产品规范测试常温下的参数变化,其余静态参数如 V_{SD} 、 g_{fs} ,以及其它动静态参数等,可根据具体需求选择测试。

表2 动态栅偏试验的失效判据

参数	符号	失效判据 (相对于初始值的变化率)
漏-源极导通电压	$R_{DS(on)}$	20 %
击穿电压	V_{BR}	小于规范值
阈值电压	$V_{GS(th)}$	20 %
漏源漏电流	I_{DSS}	500 %; 若初始值 $<10nA$, 则试验后不超过50 nA
栅源漏电流	I_{GSS}	500 %; 若初始值 $<10nA$, 则试验后不超过50 nA

7 试验报告

试验报告至少应给出以下几个方面的内容:

- 试验样品规格;
- 样品数量批次;
- 试验条件;
- 试验时长或试验开关次数;
- 测量间隔时长;
- 试验过程中参数监测结果;
- 参数测试结果。

附 录 A
(资料性)

SiC MOSFET 器件动态栅偏试验记录表

A.1 SiC MOSFET 器件动态栅偏试验记录表

试验记录表如表A.1。

表A.1 动态栅偏测试试验表示例

产品名称 型号规格						组别					
检测项目						环境条件					
测试仪器仪表	型号:					计量有效期					
	编号:										
检测依据 标准条款						样品数量					
试验条件及技 术要求	试验时间t (h)										
	试验温度 (°C)										
	栅极动态偏置电压 V_{GS} (V)										
	开关频率f (Hz)										
	占空比										
	栅极电压变化率 dV_g/dt										
	其余补充说明: 1. 2. ...										
样品编号	测试结果										
	试验前参数					试验后参数					已失效 (勾选)
	I_{DSS}	I_{GSS}	$R_{DS(on)}$	$V_{GS(th)}$	V_{BR}	I_{DSS}	I_{GSS}	$R_{DS(on)}$	$V_{GS(th)}$	V_{BR}	
1											<input type="checkbox"/>
2											<input type="checkbox"/>
3											<input type="checkbox"/>
...											<input type="checkbox"/>

参 考 文 献

- [1] GB/T 29332—2012 半导体器件 分立器件 第9部分：绝缘栅双极晶体管
 - [2] AEC-Q101 Stress test qualification for discrete semiconductors
 - [3] AQG 324 Qualification of Power Modules for Use in Power Electronics Converter Units in Motor Vehicles
 - [4] IEC 60747-8—2010 Semiconductor devices—Discrete devices—Part 8: Field-effect transistors
 - [5] JEP 183 SiC MOSFET Guidelines for measuring the threshold voltage (VT) of SiC MOSFETs
 - [6] JEP 184 Guideline for evaluating Bias Temperature Instability of Silicon Carbide Metal-Oxide-Semiconductor Devices for Power Electronic Conversion
 - [7] JEP 195 Guideline for Evaluating Gate Switching Instability of Silicon Carbide Metal-Oxide-Semiconductor Devices for Power Electronic Conversion
-

