



# 团 体 标 准

T/CASAS 005—2025

代替 T/CASAS 005—2022

## 氮化镓高电子迁移率晶体管（GaN HEMT） 动态导通电阻测试方法 多脉冲硬开关法

Dynamic on-resistance test method for GaN high electron mobility  
transistor (HEMT): multi-pulse hard-switching technique

2025 - 12 - 30 发布

2025 - 12 - 30 实施

目 次

前言..... II

引言..... III

1 范围..... 1

2 规范性引用文件..... 1

3 术语和定义..... 1

4 测试原理..... 2

5 测试条件..... 3

6 测试装置..... 3

7 测试程序..... 3

    7.1 测试方法..... 3

    7.2 测试流程..... 5

8 数据记录和处理..... 6

9 试验报告..... 6

附 录 A （资料性） GaN HEMT 电力电子器件动态导通测试记录表..... 7

参考文献..... 8

## 前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

本文件代替T/CASAS 005—2022《用于硬开关电路的氮化镓高电子迁移率晶体管动态导通电阻测试方法》（2022年9月16日发布）。

本文件与T/CASAS 005—2022相比，除编辑性修改外主要技术差异如下：

——标准标题修改为“氮化镓高电子迁移率晶体管（GaN HEMT）动态导通电阻测试方法：多脉冲硬开关法”

——引言补充了“本标准测试所涉及的硬开关电路，在原理上与现有国际标准IEC 63373:2022、JEP173:2019保持一致。但鉴于现有国际标准缺乏具体测试方案，本标准重点明确了测试方法与流程，并推荐采用多脉冲预应力技术，以实现GaN功率器件动态导通电阻的精准、稳定测量。”

——测试原理补充了“本标准测试电路也适用于电阻负载测试模式，此时可以认为负载电感值L为0。”相关说明文本。主要针对目前行业有普遍采用硬开关电阻负载模式进行GaN功率器件动态导通电阻测试的情况。

——测试流程

（1）第一版中“针对连续脉冲测试，连续脉冲单次测试时间（ $t_{cp,s}$ ）宜在100  $\mu$ s~1 s，电压反偏应力时间应在50 ms以上，连续脉冲累计测试时间宜在1 s~1 min，以取得稳定测试结果；”调整为：“针对连续脉冲测试，室温测试条件下，推荐连续脉冲单次测试时间（ $t_{cp,s}$ ）宜在100  $\mu$ s~1 s，电压反偏应力时间应在50 ms以上，连续脉冲累计测试时间宜在1 s~1 min，以取得稳定测试结果；”。

（2）第一版中“针对双脉冲测试，电压反偏应力时间应在20 ms以上，双脉冲累计测试次数不低于20次，以取得稳定测试结果；”调整为：“针对双脉冲测试，室温测试条件下，推荐电压反偏应力时间应在20 ms以上，双脉冲累计测试次数不低于20次，以取得稳定测试结果；”。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由第三代半导体产业技术创新战略联盟（CASA）制定发布，版权归CASA所有，未经CASA许可不得随意复制；其他机构采用本文件的技术内容制定标准需经CASA允许；任何单位或个人引用本文件的内容需指明本文件的标准号。

本文件主要起草单位：广东工业大学、工业和信息化部电子第五研究所、江苏第三代半导体研究院有限公司、佛山市联动科技股份有限公司、英诺赛科（珠海）科技有限公司、珠海镓未来科技有限公司、华为技术有限公司、北京华峰测控技术股份有限公司、东南大学、浙江大学、大连理工大学、西安电子科技大学、西交利物浦大学、江南大学、北京大学、西安交通大学、深圳平湖实验室、江苏能华微电子科技有限公司、北京大学东莞光电研究院、佛山市国星光电股份有限公司、中国科学院半导体研究所、北京第三代半导体产业技术创新战略联盟。

本文件主要起草人：贺致远、何亮、王成财、田飞飞、吴金刚、吴毅锋、李胜、银杉、吴新科、董泽政、施宜军、陈媛、路国光、陈兴欢、刘远、周泉斌、刘惠鹏、刘斯扬、李凯、陈希辰、刘庆源、黄火林、李祥东、刘雯、闫大为、王茂俊、王来利、王小明、朱廷刚、王琦、曾威、李瑞莲、袁海龙、张旭、高伟。

本文件于2022年首次发布，本次为第一次修订。

## 引 言

在电力电子系统中，GaN HEMT功率器件的开通和关断过程存在漏源电压和漏极电流都不为零的工作状态，即为GaN HEMT的硬开关过程。硬开关问题在很多电路拓扑工作过程是很难避免的，如三相牵引供电系统，AC-DC中图腾柱PFC以及谐振开关电路的启动和过流保护过程等等。GaN HEMT在硬开关条件下同时承受高压应力及热电子冲击，器件中二维电子气的一些电荷可能会被束缚在晶体管结构的特定区域中，从而造成较为严重的动态导通电阻退化问题。动态导通电阻的增大会导致更高的功率损耗，使得电力电子系统整体性能的进一步恶化。因此，在选用GaN HEMT器件时需要评估GaN HEMT硬开关条件下动态电阻问题，要求其动态电阻变化量控制在一定范围，以达到系统有效稳定工作的需求。基于此，建立用于硬开关电路的GaN HEMT动态电阻测试标准具有重要意义。本标准测试所涉及的硬开关电路，在原理上与现有国际标准IEC 63373:2022、JEP173:2019保持一致。但鉴于现有国际标准缺乏具体测试方案，本标准重点明确了测试方法与流程，并推荐采用多脉冲预应力技术，以实现GaN功率器件动态导通电阻的精准、稳定测量。

本文件可用于晶圆级和封装级器件产品测试，但应考虑器件热特性，尽量减少自热效应对测试结果带来的影响。未切割的小功率晶圆级器件相对其功率等级具有较好的散热能力，而大功率晶圆级器件和封装级器件可能在连续大电流测试过程结温明显上升，需要进行散热处理。

# 氮化镓高电子迁移率晶体管（GaN HEMT）动态导通电阻测试方法 多脉冲硬开关法

## 1 范围

本文件描述了用于硬开关切换电路的氮化镓（GaN）高电子迁移率晶体管（HEMT）动态导通电阻测试方法，包括原理、测试条件、测试程序、数据记录和处理、试验报告等。

本文件适用于进行 GaN HEMT 的生产研发、特性表征、量产测试、可靠性评估及应用评估等工作场景。可应用于以下器件：

- a) GaN 增强型和耗尽型分立电力电子器件；
- b) GaN 集成功率电路；
- c) 以上的晶圆级及封装级产品。

## 2 规范性引用文件

本文件没有规范性引用文件。

## 3 术语和定义

下列术语和定义适用于本文件。

### 3.1

**硬开关** hard-switching

电力电子器件在栅压上升（开启）过程中漏极电压不为零、在栅压下降（关断）过程中漏极电流不为零的情况。

### 3.2

**动态导通电阻** dynamic on-resistance of DUT in fast switching conditions

$R_{DS(dyn)}$

被测器件在快速开关状况中的动态导通电阻值。

### 3.3

**漏源极关断压降** drain to source voltage of DUT in off-state

$V_{DS(off)}$

被测器件关断状态下的源漏极压降。

### 3.4

**关断脉冲宽度** off-state pulse width

$t_{off}$

被测器件处于关断状态的时间。

### 3.5

**开态脉冲宽度** on-state pulse width

$t_{on}$

被测器件在测试中处于开启的脉冲宽度。

### 3.6

**延迟时间** measurement time after turn-on

$t_{m(on)}$

被测器件在开启之后开始测试延迟的时间。

## 3.7

电压反偏应力时间 time of reverse bias stress

$t_{\text{stress}}$

被测器件在开启脉冲之前的经受电压反偏应力时间。

## 3.8

连续脉冲单次测试时间 single test time during continuous pluse mode

$t_{\text{cp\_s}}$

在连续脉冲测试模式下，被测器件的单次测试时间。

## 3.9

连续脉冲累计测试时间 cumulative test time during continuous pluse mode

$t_{\text{cp\_c}}$

在连续脉冲测试模式下，被测器件的累计测试时间。

## 3.10

双脉冲累计测试次数 total number of double pluse mode

$N_{\text{DP}}$

在双脉冲测试模式下，被测器件的累计测试次数。

## 4 测试原理

硬开关电路的动态导通电阻测试电路图如图1所示，电路由直流高压电源、蓄能电容 $C$ 、负载电感 $L$ 、负载电阻 $R_L$ 、续流二极管 $D$ 、电压钳位电路与被测管组成。被测管的开关状态由栅极脉冲信号控制。当被测管开启时，被测管漏极导通电流（ $I_D$ ）由 $V_{\text{dc}}$ 、 $R_L$ 、 $L$ 以及开启时间决定，被测管漏极开启压降 $V_{\text{DS(on)}}$ 较小；当被测器件关断时， $R_L$ 、 $L$ 、 $D$ 形成续流回路， $R_L$ 消耗回路中的能量，被测管漏极关断压降 $V_{\text{DS(off)}}$ 为 $D$ 的导通压降与 $V_{\text{dc}}$ 之和，测量时一般可采集钳位电路中的钳位电压值。被测器件再次开启时，续流回路中未耗散的电流直接流向被测器件。连续脉冲条件下需要调节 $R_L$ 或 $L$ 值大小使得 $I_D$ 达到额定值。

本标准测试电路也适用于电阻负载测试模式，此时可以认为负载电感值 $L$ 为0。

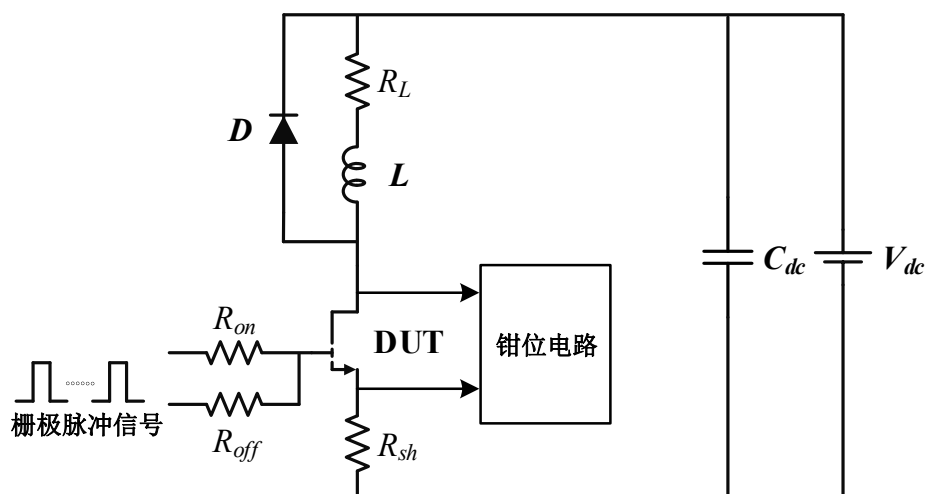


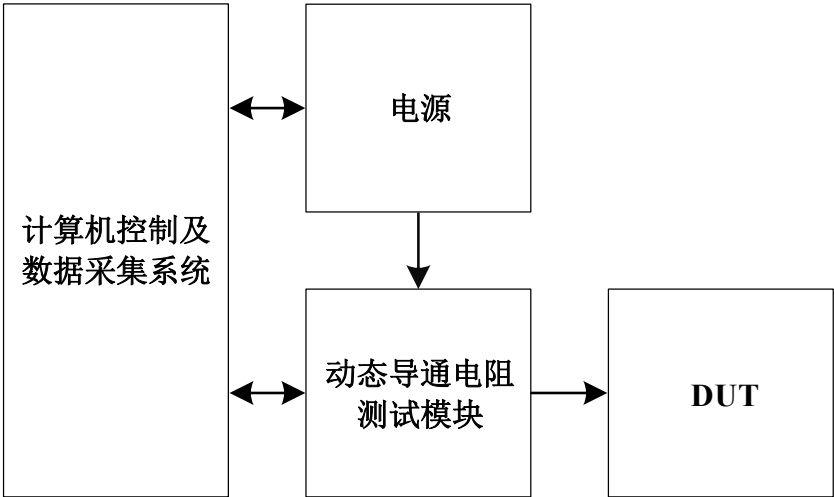
图1 动态导通电阻测试模块电路图

5 测试条件

测试环境温度要求为 $25\text{ }^{\circ}\text{C} \pm 2\text{ }^{\circ}\text{C}$ 。  
测试环境相对湿度不超过65 %。

6 测试装置

所使用的测试装置主要包括计算机控制及数据采集系统、电源系统、动态导通电阻测试模块及被测样品等。其典型构成图如图2所示。



注1：计算机控制及数据采集系统。用于自动控制动态导通电阻测试过程中的参数设置、试验波形及数据记录等；  
注2：电源系统。用于为测试过程中提供漏极（ $V_{DS}$ ）的高压电源及栅极（ $V_{GS}$ ）的驱动供电电源及脉冲电源；  
注3：动态导通电阻测试模块。用于实现硬开关切换电路拓扑及相关测试夹具。

图2 动态导通电阻测试装置的典型构成

7 测试程序

7.1 测试方法

硬开关切换过程中器件动态导通电阻测试的一般方法是驱动器件在规定的开启/关断电压、占空比、开/关脉冲宽度、（连续脉冲测试模式中的连续脉冲单次测试时间、连续脉冲累计测试时间；双脉冲测试模式中首个脉冲的电流、双脉冲累计测试次数）、电压反偏应力时间等条件下，实现开启时段的器件导通电压及电流等数据实时记录，从而获取动态导通电阻测试数据，其主要测试流程步骤及测试波形如图3、图4所示。

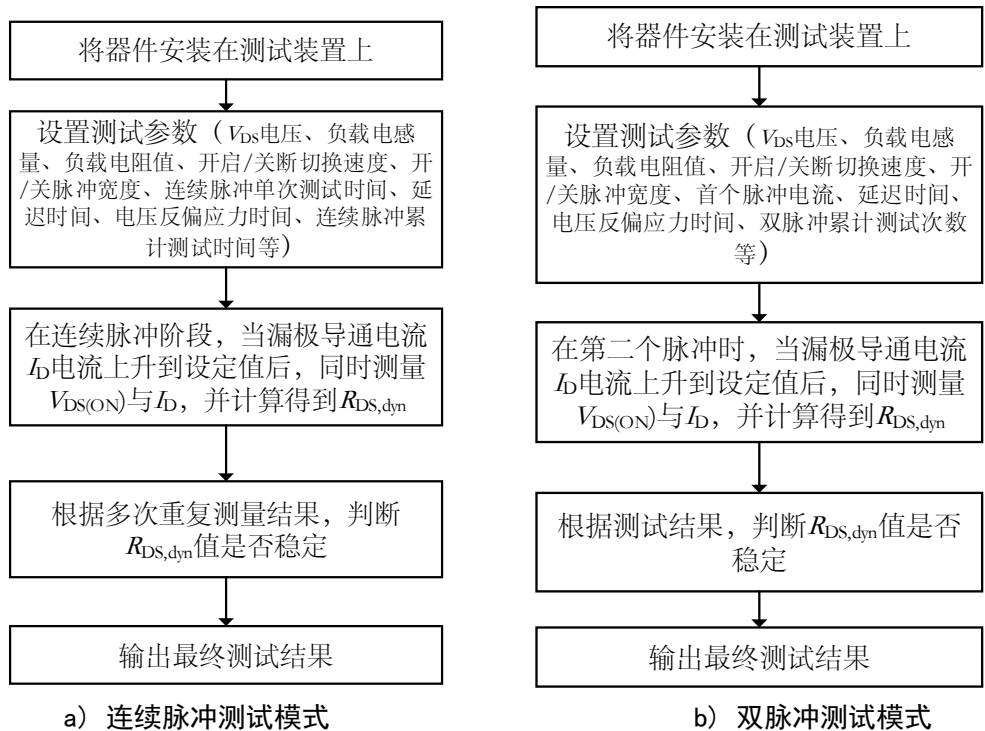
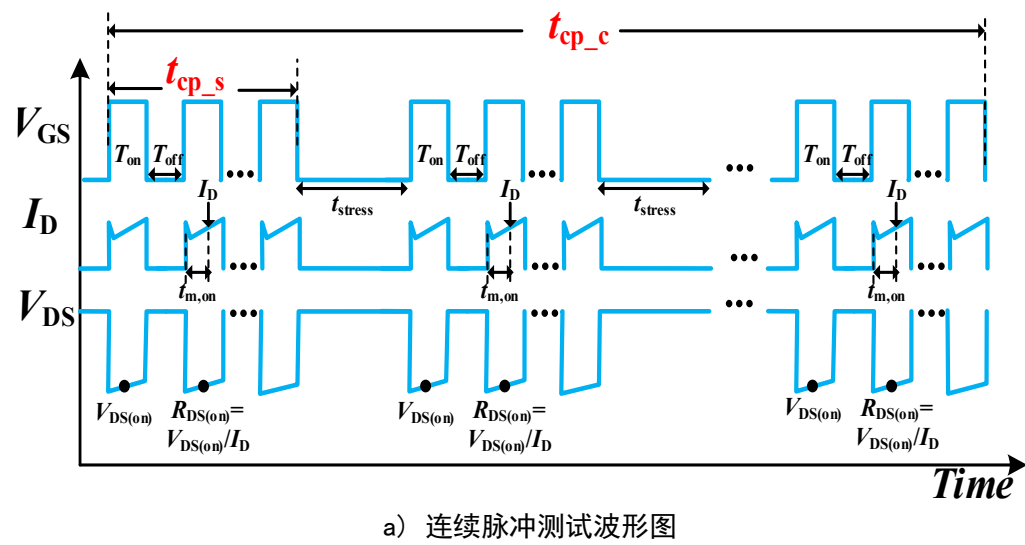
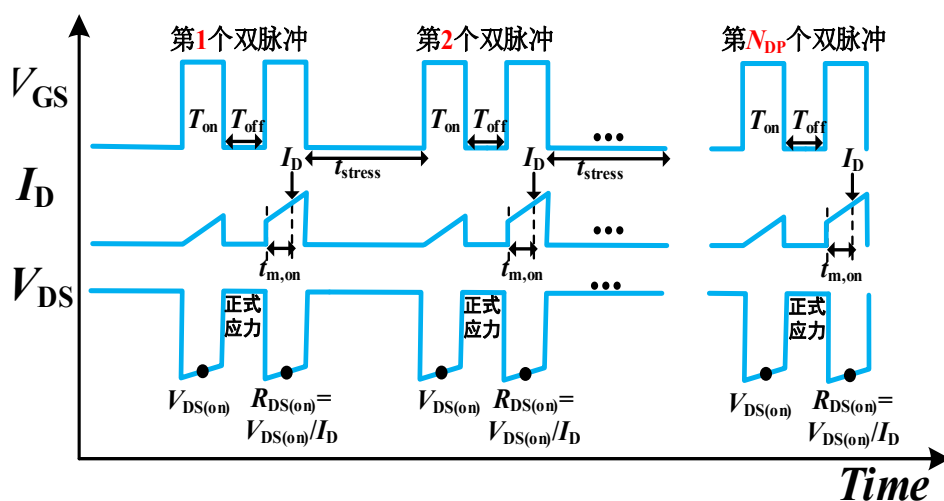


图3 动态导通电阻测试简化流程图







b) 双脉冲测试波形图

图4 硬开关切换过程中动态导通电阻测试波形图

## 7.2 测试流程

GaN功率器件动态导通电阻测试流程如下：

- 根据GaN功率器件的芯片或封装形式，选择合适的探针台或测试夹具；
- 在控制设备上，设置相关测试参数，包括供电电压（ $V_{DD}$ ）、负载电感（ $L$ ）、负载电阻（ $R_L$ ）、比较电流值（ $I_{D.com}$ ）、栅极工作电压（ $V_{GS(ON)}$ ）、栅极关态电压（ $V_{GS(OFF)}$ ）、开态脉冲宽度（ $t_{on}$ ）、关态脉冲宽度（ $t_{off}$ ）、（连续脉冲测试模式中的连续脉冲单次测试时间（ $t_{cp_s}$ ）、连续脉冲累计测试时间（ $t_{cp_c}$ ）；双脉冲测试模式中首个脉冲的电流、双脉冲累计测试次数（ $N_{DP}$ ）、电压反偏应力时间（ $t_{srtest}$ ）、重复次数、延迟时间（ $t_{m.on}$ ）等参数；具体测试要求如下：
  - 测试动态电阻时器件外壳温升（晶圆局部温升）小于  $5\text{ }^{\circ}\text{C}$ ；
  - 设定电流（ $I_{D.com}$ ）应达到器件额定连续工作电流的 10 % 以上，源漏极压降（ $V_{DS(off)}$ ）工作电压应不小于器件额定阻断电压的 20 %；
  - 器件的开启/关断、关断/开启的切换速度  $dV_{DS}/dt$  应大于  $10\text{ V/ns}$ ；
  - 器件开启后的钳位电路延迟时间，漏极电压、电流震荡时间均小于  $1\text{ }\mu\text{s}$ ；
  - 针对连续脉冲测试，室温测试条件下，推荐连续脉冲单次测试时间（ $t_{cp_s}$ ）宜在  $100\text{ }\mu\text{s} \sim 1\text{ s}$ ，电压反偏应力时间应在  $50\text{ ms}$  以上，连续脉冲累计测试时间宜在  $1\text{ s} \sim 1\text{ min}$ ，以取得稳定测试结果；
 

注：  $t_{cp_s}$  小于  $1\text{ ms}$  时，应保证测试电路系统运行时不处于欠压状态；  $t_{cp_s}$  时间超过  $100\text{ }\mu\text{s}$  时，应考虑测试不带来自热效应，注意控温装置（如有）的校准工作。
  - 针对双脉冲测试，室温测试条件下，推荐电压反偏应力时间应在  $20\text{ ms}$  以上，双脉冲累计测试次数不低于 20 次，以取得稳定测试结果；
 

注：电压反偏应力时间较短时，应保证测试过程的漏极导通电流  $I_D$  在每个双脉冲周期从 0 开始上升。
  - 尽量降低所引入的寄生参数。
- 当被测器件处于导通状态且漏极导通电流  $I_D$  达到设定值  $I_{D.com}$  时，在  $t_{m.on}$  后同时测试被测器件的漏极导通电流  $I_D$  以及漏源极导通压降  $V_{DS}$ ，计算得到动态导通电阻值  $R_{DS.dyn}$ ；
- 根据多次重复测试结果，判断所测试的动态导通电阻  $R_{DS.dyn}$  值是否稳定（变化率小于 3 %）；
- 结束测试，输出和记录相关测试结果及测试波形。

## 8 数据记录和处理

应记录和处理的数据至少包含以下几方面：

- a) 被测试器件漏极导通电流 $I_D$ ；
- b) 被测试器件源漏极导通压降 $V_{DS}$ ；
- c) 动态导通电阻值 $R_{DS,dyn} = V_{DS}/I_D$ 。

## 9 试验报告

试验报告至少应给出以下几方面的内容：

- a) 试验对象；
- b) 所使用的标准；
- c) 所使用的方法；
- d) 结果；
- e) 观察到的异常现象；
- f) 试验日期。

附 录 A  
(资料性)

GaN HEMT 电力电子器件动态导通测试记录表

氮化镓高电子迁移率晶体管（GaN HEMT）动态导通电阻测试方法：多脉冲硬开关法测试记录表如图A.1。

表A. 1 动态导通电阻测试记录表示例

产品名称 型号规格			组别	
检测项目			环境条件	
测试 仪器仪表	型号：		计量有效期	
	编号：			
检测依据 标准条款			样品 数量	
测试条件及技术 要求	选	<input type="checkbox"/> 连续脉冲测试模式--脉冲个数		
		连续脉冲单次测试时间：连续脉冲累计测试时间：		
		<input type="checkbox"/> 双脉冲测试模式		
		首个脉冲电流：双脉冲累计测试次数：		
	源漏极压降 ( $V_{DS(Off)}$ ):			
	电流设定值 ( $I_{D.com}$ ):			
	电压反偏应力时间 ( $t_{srtest}$ ):			
	开态脉冲宽度 ( $t_{on}$ ): 关态脉冲宽度 ( $t_{off}$ ):			
开启/关断切换速度: $v/ns$ ; 关断/开启切换速度: $v/ns$				
样品编号	测试结果			
	电流 $I_D$	电压 $V_{DS}$	动态导通电阻值 $R_{DS.dyn}$	
1				
2				
3				
...				

### 参 考 文 献

- [1] IEC 60747—8:2010 Semiconductor devices-Discrete device-Part 8: Field-effect transistors
  - [2] JEP173—2019 Dynamic ON-resistance test method guidelines for GaN HEMT based power conversion devices, version 1.0
-

