



团 体 标 准

T/CASAS 043—2025

代替 T/CASAS 043—2024

碳化硅金属氧化物半导体场效应晶体管 (SiC MOSFET) 高温反偏试验方法

High temperature reverse bias test method for silicon carbide metal-oxide semiconductor field effect transistors (SiC MOSFET)

2025 - 12 - 30 发布

2025 - 12 - 30 实施

目 次

前言..... II

引言..... IV

1 范围..... 1

2 规范性引用文件..... 1

3 术语和定义..... 1

4 原理..... 2

 4.1 目的..... 2

 4.2 原理..... 3

5 试验条件..... 3

 5.1 环境要求..... 3

 5.2 试验参数要求..... 3

6 仪器设备..... 3

7 样品..... 4

8 试验步骤..... 4

 8.1 试验流程..... 4

 8.2 选择样品..... 5

 8.3 初始值测量..... 5

 8.4 施加应力..... 5

 8.4.1 应力条件..... 5

 8.4.2 温度及偏置电源设置..... 6

 8.5 撤除应力..... 6

 8.6 中间测量或终点测量..... 6

9 试验数据处理..... 6

10 测试报告..... 7

附 录 A （资料性） SiC MOSFET 器件高温反偏试验记录表..... 8

参考文献..... 9

前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

本文件代替 T/CASAS 043—2024《碳化硅金属氧化物半导体场效应晶体管（SiC MOSFET）高温反偏试验方法》（2024 年 11 月 19 日发布）。

本文件与 T/CASAS 043—2024 相比，除编辑性修改外主要技术差异如下：

- a) 规范了部分术语和定义，漏-源反向电压 drain-source voltage V_F 在规定的条件下，器件的漏极和源极之间的反向电压改为二极管正向电压 forward voltage of the internal body diode $V_{F(SD)}$ 在规定的条件下，内部体二极管的正向电压，散热器温度英文名称由 sink temperature 改为 heat sink temperature；
- b) 放宽了部分参数指标，2 000 V 量程范围下，分辨率优于 100 mV，精度优于 $\pm 0.05\% + 1\text{ V}$ ；1 A 量程范围下，分辨率优于 0.1 mA，精度优于 $\pm 0.1\% + 1\text{ mA}$ 改为 2 000 V 量程范围下，分辨率不大于 100 mV，精度不大于 $\pm 1\% + 1\text{ V}$ ；1 A 量程范围下，分辨率不大于 0.1 mA，精度不大于 $\pm 1\% + 1\text{ mA}$ ；
- c) 对电源的输出纹波噪声水平做出规定，输出纹波噪声电压应不大于 10 mV(rms)，纹波噪声电流应不大于 5 mA(rms)；
- d) 对测量仪器的带宽、精度等做出规定，高分辨率及高精度的示波器(推荐带宽大于 500 MHz)、电流表、电压表、温度传感器、精密源测量单元等(推荐指标举例：100 nA 挡位下，精度不大于 $\pm 0.1\% + 10\text{ nA}$ ；20 mV 挡位下，精度不大于 $\pm 0.1\% + 200\text{ }\mu\text{V}$)；
- e) 更新了温控指标，温度波动度应不大于 1 °C，温度容许偏差应不大于 $\pm 2\text{ °C}$ 改为温度控制精度应不大于 $\pm 1\text{ °C}$ ，温度均匀度应不大于 $\pm 2\text{ °C}$ ，温度测量精度应不大于 $\pm 2\text{ °C}$ ；
- f) 试验参考电路中应力源与被测器件的漏极之间增加负载保护电路，并增加负载保护电路相关注释“负载保护电路应被选择或设计为确保负载电路两端的电压不低于规定测试电压的 98 %。负载保护电路可以是电阻、熔断器或具备以下功能的电路：保护电源、将有缺陷的器件与其他被测器件隔离和确保至少 98 %的规定测试电压施加在输出端”，将图中的“恒温箱”改为加热装置；
- g) 试验参数要求中，关键电学参数在线监测能力中只保留漏极漏电流 I_{DSS} 和栅极漏电流 I_{GSS} 在线监测；
- h) 表 1 中， $V_{GS}=V_{GS,min}$ 改为 $V_{GS}=V_{GS,off}$ 并增加相关注释“若要施加负向栅源电压，则需采用数据手册推荐的关断栅极电压 $V_{GS,off}$ ，而不是栅极电压最小值 $V_{GS,min}$ ”，表 2 中增加 $504 < t \leq 1\,000$ 的器件附加应力要求说明；
- i) 具体流程中，中间测试部分改为“使用相应的测量设备实时监测 SiC MOSFET 的漏极漏电流 I_{DSS} ，若栅源电压并非 0 V 而是施加负压，则还需增加实时监测栅极漏电流 I_{GSS} ”；
- j) 规范失效判据表中的描述，将表头中“相对于初始值的变化率”修改进表格内容，即表头内容修改为“失效判据”，表格内容修改为“相对初始值变化率大于 20 %”；
- k) 测试报告中，连续记录部分的内容改为“连续实时监测和记录的漏极漏电流 I_{DSS} ，若栅源电压并非 0 V 而是施加负压，则还需增加实时监测栅极漏电流 I_{GSS} ”。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由第三代半导体产业技术创新战略联盟（CASA）制定发布，版权归CASA所有，未经CASA许可不得随意复制；其他机构采用本文件的技术内容制定标准需经CASA允许；任何单位或个人引用本文件的内容需指明本文件的标准号。

本文件主要起草单位：忱芯科技(上海)公司、工业和信息化部电子第五研究所、复旦大学、安徽长飞先进半导体股份有限公司、浙江大学、广电计量检测集团股份有限公司、深圳市禾望电气股份有限公司、中国第一汽车集团有限公司、清纯半导体（宁波）有限公司、东风汽车集团有限公司、怀柔实验室、深圳平湖实验室、湖北九峰山实验室、浙江大学绍兴研究院、西安交通大学、中国电力科学研究院有限公司、江苏第三代半导体研究院有限公司、上海维安电子股份有限公司、上海瞻芯电子科技股份有限公司、深圳市大能创智半导体有限公司、合肥功立德半导体科技有限公司、泰科天润半导体科技（北京）有限公司、芯迈半导体技术（杭州）股份有限公司、东莞南方半导体科技有限公司、广东省东莞市质量监督检测中心、北京第三代半导体产业技术创新战略联盟。

本文件主要起草人：毛赛君、杨书豪、王培飞、陈媛、罗涛、陆月明、王珩宇、李汝冠、谢峰、孙相超、林翰东、孙博韬、李钾、王民、陈中圆、周紫薇、刘玮、肖科、吴畅、郭清、林氩、杨奉涛、张雷、唐虎、刘鹏飞、仲雪倩、谢斌、孙钦华、胡惠娜、郭俊、乔良、李本亮、高伟。

本文件于2024年首次发布，本次为第一次修订。

引 言

碳化硅金属氧化物半导体场效应晶体管(SiC MOSFET)具有阻断电压高、工作频率高、耐高温能力强、通态电阻低和开关损耗小等特点,广泛应用于高频、高压功率系统中。随着电力电子技术的不断发展,越来越多的领域如航天、航空、石油勘探、核能、通信等,迫切需要能够在高温、高频、高湿等极端环境下工作的电子器件。SiC MOSFET的高温可靠性试验是使器件在高温或高温高湿的环境下,承受高电压应力,以暴露跟时间、应力相关的缺陷。器件能否承受规定应力条件下的试验是评估器件实际应用可靠性的重要手段。

由于SiC/SiO₂界面陷阱、近界面氧化物陷阱以及氧化物层中的缺陷和可移动电荷等问题,在长期高应力的测试环境下,导致SiC MOSFET器件的失效机制变得复杂,例如阈值电压 $V_{GS(th)}$ 和米勒电容的变化等。SiC MOSFET的高温可靠性试验方法及监控参数,需要做出相应的调整,本文件给出了适用于SiC MOSFET器件的高温反偏试验方法。

碳化硅金属氧化物半导体场效应晶体管（SiC MOSFET） 高温反偏 试验方法

1 范围

本文件描述了碳化硅金属氧化物半导体场效应晶体管（SiC MOSFET）高温反偏试验方法，包括：试验装置、试验程序以及失效判据。

本文件适用范围：SiC MOSFET分立功率器件，功率模块。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

GB/T 4586 半导体器件 分立器件第8部分 场效应晶体管

GB/T 4937.23 半导体器件 机械和气候试验方法 第23部分：高温工作寿命

T/CASAS 002 宽禁带半导体术语

T/CASAS 006 碳化硅金属氧化物半导体场效应晶体管通用技术规范

3 术语和定义

GB/T 4586、T/CASAS 002、T/CASAS 006界定的以及下列术语和定义适用于本文件。

3.1

栅-源电压 gate-source voltage

V_{GS}

器件的栅极和源极之间的电压。

3.2

漏-源电压 drain-source voltage

V_{DS}

器件的漏极和源极之间的电压。

3.3

栅极漏泄电流/栅极漏电流 gate leakage current

I_{GSS}

漏极-源极短路时，栅-源电压达到最大的条件下对应栅极电流的最大值。

3.4

漏极漏泄电流/漏极漏电流 drain leakage current

I_{DSS}

在漏-源电压达到规定的高值，栅-源电压达到规定条件下，对应漏极电流的最大值。

3.5

栅-源阈值电压 gate-source threshold voltage

$V_{GS(th)}$

漏极电流值达到规定低值时的栅-源电压。

3.6

漏-源极导通电阻 drain-source on-state resistance

$R_{DS(on)}$

在规定的栅-源电压、漏极电流以及芯片结温下的漏极-源极之间的阻值。

3.7

二极管正向电压 forward voltage of the internal body diode

$V_{F(SD)}$

在规定的条件下，内部体二极管的正向电压。

3.8

击穿电压 breakdown voltage, drain to source

V_{BR}

在规定的栅-源电压，漏极电流达到规定低值时的漏极-源极电压。

3.9

环境温度 ambient temperature

T_a

测试环境规定点测得的温度。

3.10

管壳温度 case temperature

T_c

在半导体器件管壳规定点测得的温度。

3.11

散热器温度 heat sink temperature

T_s

在器件散热器规定点测得的温度。

3.12

结温 junction temperature

T_j

器件中主要发热部分的半导体结的温度。

3.13

虚拟结温 virtual junction temperature

T_{vj}

通过电学性能间接测量得到的结温。

注：通常来说，功率半导体的结温是没有办法直接测量到的，但是可以通过电学性能间接测量（例如MOSFET通过体二极管的正向电压测量）。因此， T_{vj} 用来代替 T_j 。

4 原理

4.1 目的

该测试用于验证SiC MOSFET芯片钝化层结构或钝化拓扑中的薄弱点，以及芯片边缘密封随时间的变化。

测试的重点是与生产有关的离子污染物，这些污染物会在温度和电场的影响下迁移，从而增加表面电荷，这可能会导致漏电流增加。同时SiC MOSFET功率半导体器件封装过程和材料的热膨胀系数也会对钝化层完整性产生重大影响，从而降低对外部污染物的防护能力。

4.2 原理

本标准用于评估SiC MOSFET芯片钝化层结构或钝化拓扑中的薄弱点，以及芯片边缘密封随时间的变化。通过提高偏置电压、环境温度的应力条件，来模拟加速条件下的工作状态，从而在较短的时间内评估器件在正常使用条件下的可靠性和寿命，用于器件的质量验证和芯片钝化层的可靠性监控（老化筛选）。在质量验证的框架内，重点是验证指定的使用寿命和使用寿命极限，而可靠性监控则聚焦于与生产相关的早期失效。

试验电路参考图1，将偏置电源 V_{DS_bias} 的正极连接到SiC MOSFET的漏极，负极连接到源极，施加所需的偏置电压。此时SiC MOSFET的栅极短接至源极（或施加额外的负压偏置 V_{GS_bias} ）。

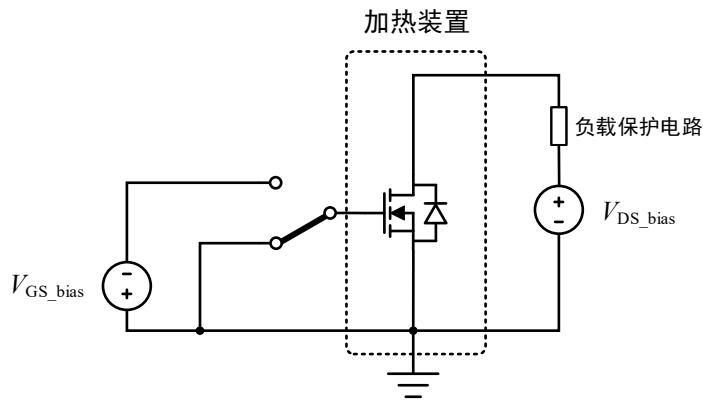


图1 高温反偏试验电路参考

注：负载保护电路应选择或设计为确保负载电路两端的电压不低于规定测试电压的98%。负载保护电路可以是电阻、熔断器或具备以下功能的电路：保护电源、将有缺陷的器件与其他被测器件隔离并确保至少98%的规定测试电压施加在输出端。

5 试验条件

5.1 环境要求

SiC MOSFET器件高温反偏试验装置应能够提供合适的SiC MOSFET偏置电压及所需的高温环境，应具备以下功能和性能指标：

- 能够提供所需的高温环境和偏置电压，能够覆盖SiC MOSFET器件的工作温度和偏置电压范围；
- 具备可靠的温度控制和监测能力，确保试验过程中温度稳定性和可重复性；
- 配备精确的电参数测量系统，能够记录关键电气特性参数，如 $V_{GS(th)}$ 、 $V_{F(SD)}$ 、 I_{DSS} 等；
- 具备完善的数据采集和分析功能，方便试验结束后续的失效分析。

5.2 试验参数要求

为确保试验过程的标准化和可重复性，建议采用专门为SiC MOSFET高温反偏试验设计的标准化试验系统，该系统具有良好的温度控制和关键电学参数（漏极漏电流 I_{DSS} 和栅极漏电流 I_{GSS} ）在线监测能力，尤其在微弱信号测量部分具备较高的分辨率及精度，并针对SiC MOSFET器件的特性进行试验优化（例如针对阈值电压测量的迟滞效应进行预处理）。SiC MOSFET高温反偏试验装置使用前应进行全面的校准，确保各项性能指标符合要求。在试验过程中，应定期检查和维护试验装置，及时发现并解决可能出现的问题，确保试验数据的准确性和可靠性。

6 仪器设备

所使用的试验装置的关键组成如下：

a) 功率偏置单元（电源）：

- 1) 具备基本的恒压、恒流输出模式，输出的电压和电流范围应该覆盖 SiC MOSFET 器件试验所需的额定值；
- 2) 具备基本的保护功能，例如过压、过流、过温等，确保试验安全；
- 3) 输出纹波噪声电压应不大于 10 mV(rms)，纹波噪声电流应不大于 5 mA(rms)，以免影响器件的性能测试；
- 4) 输出以及测量的分辨率、精度等应该保证在较高的水平(推荐指标举例：2 000 V 量程范围下，分辨率不大于 100 mV，精度不大于 $\pm 1\%+1\text{ V}$ ；1 A 量程范围下，分辨率不大于 0.1 mA，精度不大于 $\pm 1\%+1\text{ mA}$)，以确保试验结果的准确性。

b) 温度控制系统：

- 1) 应使用具有良好温度控制能力的恒温槽、热平台或温箱，以提供所需的高温应力环境能够在广泛的温度范围内（例如 25 °C ~ 300 °C）提供恒定和均匀的高温环境；
- 2) 应具备快速升温 and 降温的能力，以缩短试验周期；
- 3) 温度控制精度应不大于 $\pm 1\text{ °C}$ ，温度均匀度应不大于 $\pm 2\text{ °C}$ ，温度测量精度应不大于 $\pm 2\text{ °C}$ ，升温速率应大于 1 °C/min，并能实时监测和记录环境温度数据；
- 4) 具备基本的保护功能，确保试验安全。

c) 测量设备或测量系统：

- 1) 包括但不限于高分辨率及高精度的示波器(推荐带宽不小于 500 MHz)、电流表、电压表、温度传感器、精密源测量单元等(推荐指标举例：100 nA 挡位下，精度不大于 $\pm 0.1\%+10\text{ nA}$ ；20 mV 挡位下，精度不大于 $\pm 0.1\%+200\text{ }\mu\text{V}$)，能够准确记录相关的试验数据，包括温度、试验时间、电参数测试信息和结果；
- 2) 测量设备应具有良好的抗干扰性，避免受试验环境干扰而产生测量误差；
- 3) 测量设备应能实时记录、存储备份实验数据，避免意外情况导致长时间测试的数据保存问题。

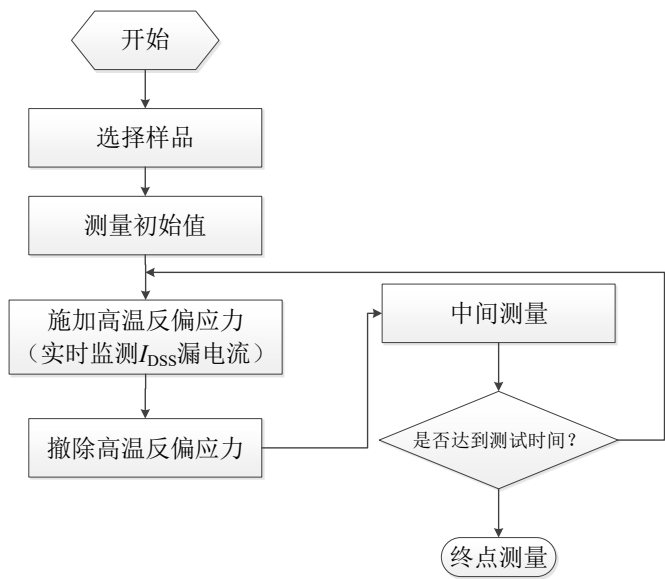
7 样品

选择检验合格的SiC MOSFET分立器件和功率模块。

8 试验步骤

8.1 试验流程

该试验通过对样品施加静态高温反偏电压应力来评估器件的退化，试验流程图如图2所示：



注1：中间测量不是必须的；

图2 试验流程图

8.2 选择样品

根据被测器件的封装形式，建议按照表 1 选择合适的样品数量。样品需去除表面污染物，确保一致性和标准化。将 SiC MOSFET 样品焊接或安装在适当的测试夹具上，确保良好的电气连接和热连接，避免在测试过程中发生位置偏移，需确保样品在测试过程中能够良好散热，避免因局部过热而导致测试结果偏差。偏置连接时，应减少其他寄生参数的影响，例如采用四线制开尔文连接测试法，以减小接线电阻对测试结果的影响。

8.3 初始值测量

在测试开始之前，进行器件的电特性参数测试及记录，包括但不限于 I_{DSS} 、正偏压 I_{GSS+} 、负偏压 I_{GSS-} 、 $R_{DS(on)}$ 、 $V_{GS(th)}$ 、 $V_{F(SD)}$ 、 V_{BR} 。需要注意的是，所选样品需经过目检及电参数初步测试，确保无明显缺陷和功能正常才能进行后续测试。

8.4 施加应力

8.4.1 应力条件

推荐按照表1的应力条件进行高温反偏试验，根据产品的要求，其他应力条件是可以接受的，可根据实际应用条件或最佳实践进行调整，需在产品的详细规范中指明试验条件。本试验中所有应用的电气参数均需在功率模块或分立器件电气端子连接处（最接近芯片位置侧）进行测量。

表1 高温反偏部分试验条件要求

试验条件参数	试验要求
试验时间 (t)	$t \geq 1\,000\text{ h}$
试验温度 (T_j)	$T_{vj,max}$
漏源电压(V_{DS})	$V_{DS}=V_{DS,max}$
栅源电压(V_{GS})	$V_{GS}=0\text{ V}$ 或 $V_{GS}=V_{GS,off}$
注1：被测样品数量：单批次，分立器件建议154个（其中零、负栅压偏置各77个），功率模块建议6个（其中零负栅压偏置各3个）；	

试验条件参数	试验要求
注2: $T_A = T_{vj,max} - \Delta T_{p,loss}$, 其中 $\Delta T_{p,loss}$ 表示半导体器件因泄漏电流引起的功率损耗而产生的温升;	
注3: 若要施加负向栅源电压, 则需采用数据手册推荐的关断栅极电压 $V_{GS,off}$, 而不是栅极电压最小值 $V_{GS,min}$;	
注4: 如果SiC器件不能保证漏源极沟道在 $V_{GS}=0$ V时完全关断, 则必须采用数据手册推荐的关断栅极电压 $V_{GS,off}$ 。	

8.4.2 温度及偏置电源设置

根据测试要求设置温度控制系统及偏置电源的输出电压, 需要注意的是, 在升温前的10 min之内, 器件应当施加偏置。

8.5 撤除应力

在去掉偏置前, 处于高温应力下的器件应冷却至 55 °C或更低温度。对于规定的工艺, 如果制造商提供验证数据, 不需要偏置条件下的冷却。若在冷却过程中, 如需将器件移动到温度控制系统外的冷却位置, 偏置中断不超过 1 min 时, 不应该视为去掉偏置。

8.6 中间测量或终点测量

使用相应的测量设备实时监测 SiC MOSFET 的漏极漏电流 I_{DSS} , 若栅源电压并非 0V 而是施加负压, 则还需增加实时监测栅极漏电流 I_{GSS} (推荐监测采样间隔: 每隔 10 分钟采样 1 次)。中间测量或终点测量包括但不限于漏源漏电流 I_{DSS} 、栅源漏电流 I_{GSS} 、阈值电压 $V_{GS(th)}$ 、击穿电压 V_{BR} 、漏源极导通电阻 $R_{DS(on)}$ 、体二极管正向压降 $V_{F(SD)}$ 。测试应按照产品的详细规范进行。中间测量或终点测量应在器件从规定试验条件下移出后的 96 h 内完成。如果器件去掉偏置并超出 96h, 器件在完成测试前应该按照表 2 规定的时间重新施加应力。中间测试后, 应力应该在中断点继续施加。

表2 96h 内未完成测试的器件附加应力要求

超出96h的时间t(h)	$0 < t \leq 168$	$168 < t \leq 336$	$336 < t \leq 504$	其他($504 < t \leq 1\ 000$)
电测试之前附加应力时间 (h)	24	48	72	超出96 h后, 每168 h (一周) 增加24 h

注1: HTRB是针对SiC MOSFET芯片及其近距离环境的失效模式测试, 而不是针对远距离外壳的测试。芯片必须达到最大温度 T_{vj} , 但外壳周围的环境温度 T_a 可以更低。必须确保芯片下方的外壳温度 T_c 或散热器温度 T_s 达到 T_{vj} 。外壳温度应在允许的最高存储温度范围内 (± 10 K), 否则必须测量外壳温度并在测试报告中注明。

注2: 在 $V_{GS}=0$ V时, 由于器件沟道未完全关断会导致漏电流增大。而在使用 $V_{GS}=V_{GS,off}$ 作为静态关断电压时, 由于负栅极电压与高阻断电压相结合导致关断状态下的栅极应力增大, 使得失效模式可能会发生变化, 造成测试期间的阻断失效或测试后 $V_{GS(th)}$ 等参数发生变化, 因此每个被测器件都要进行泄漏电流的实时监测。

注3: SiC MOSFET在栅-源电压上升扫描过程中对应的 $V_{GS(th)}$ 会小于下降扫描过程中对应的 $V_{GS(th)}$, 这种现象称为阈值电压的迟滞效应, 此现象存在的根源是宽禁带SiC材料的所带来的界面态陷阱电荷。需要进行预处理以获得明确的测量信号, 这一过程在所有测量期间都必须相同。

9 试验数据处理

器件完成试验和记录后, 符合以下任一一条目即判定为失效。需要注意的是, 如果产品失效是由于试验过程中试验人员操作不当、试验装置失效等非样品本身因素导致, 则该失效不算做批次性失效, 但必须详细记录失效情况进行失效分析, 在征得用户同意后, 可重新选择样品进行该试验。

- 测试参数变化范围不超过产品规范的限值;
- 参考表3, 电学参数满足任意一条, 必须视为不合格 (除阈值电压外其他参数的测试方法依据 GB/T 4586, 阈值电压测试方法参考T/CASAS 021);
- 器件外观出现任何的物理损坏, 必须视为不合格;

d) 可根据需求增加其余的失效判定。

表3 高温反偏失效判据

参数	符号	失效判据
漏-源极导通电阻	$R_{DS(on)}$	a) 相对于初始值的变化率超出 $\pm 20\%$; b) 高于数据手册中规定的最大值; c) 低于数据手册中规定的最小值。
体二极管正向电压	$V_{F(SD)}$	a) 相对于初始值的变化率超出 $\pm 5\%$; b) 高于数据手册中规定的最大值; c) 低于数据手册中规定的最小值。
击穿电压	V_{BR}	a) 相对于初始值的变化率超出 $\pm 20\%$; b) 低于数据手册中规定的最小值。
阈值电压	$V_{GS(th)}$	a) 相对于初始值的变化率超出 $\pm 20\%$; b) 高于数据手册中规定的最大值; c) 低于数据手册中规定的最小值。
漏源漏电流	I_{DSS}	a) 相对于初始值的变化率大于 500% ; b) 高于数据手册中规定的最大值。
栅源漏电流	I_{GSS+}	a) 相对于初始值的变化率大于 500% ;
	I_{GSS-}	b) 高于数据手册中规定的最大值。

10 测试报告

测试结束应提供测试报告，试验记录参见附录A，其中记录的数据至少包括：

- a) 样品名称及数量；
- b) 加热期间的试验偏置条件；
- c) 试验温度；
- d) 试验电压；
- e) 试验时间；
- f) 连续实时监测和记录的漏极漏电流 I_{DSS} ，若栅源电压并非 0 V 而是施加负压，则还需增加实时监测栅极漏电流 I_{GSS} ；
- g) 试验前后的电性能参数包括但不限于 I_{DSS} 、正偏压 I_{GSS+} 、负偏压 I_{GSS-} 、 $R_{DS(on)}$ 、 $V_{GS(th)}$ 、 $V_{F(SD)}$ 、 V_{BR} ；
- h) 其他必要的项目。

附录 A
(资料性)

SiC MOSFET 器件高温反偏试验记录表

SiC MOSFET器件高温反偏试验记录表如图A.1。

表A.1 高温反偏试验记录表示例

产品名称 型号规格							组别						
检测项目							环境条件						
测试仪器 仪表	型号：						计量有效期						
	编号：												
检测依据 标准条款							样品数量						
试验条件 及技术要求	试验时间：												
	试验温度：												
	偏置电压 V_{DS} ：						偏置电压 V_{GS} ：						
	其余补充说明： 1. 2. ...												
样品编号	测试结果												
	试验前参数						试验后参数						已失效 (勾选)
	I_{DSS}	I_{GSS+} I_{GSS-}	$R_{DS(on)}$	$V_{GS(th)}$	$V_{F(SD)}$	V_{BR}	I_{DSS}	I_{GSS+} I_{GSS-}	$R_{DS(on)}$	$V_{GS(th)}$	$V_{F(SD)}$	V_{BR}	
1													<input type="checkbox"/>
2													<input type="checkbox"/>
3													<input type="checkbox"/>
...													<input type="checkbox"/>

参 考 文 献

- [1] AEC-Q101 Stress test qualification for discrete semiconductors
 - [2] AQG 324 Qualification of Power Modules for Use in Power Electronics Converter Units in Motor Vehicles
 - [3] IEC 60747-2—2016 Semiconductor devices - Part 2: Discrete devices - Rectifier diodes
 - [4] IEC 60747-8—2021 Semiconductor devices - Discrete devices - Part 8: Field-effect transistors
 - [5] IEC 60749-5—2017 Semiconductor devices - Mechanical and climatic test methods - Part 5: Steady-state temperature humidity bias life test
 - [6] IEC 60749-23—2011 Semiconductor devices - Mechanical and climatic test methods - Part 23: High temperature operating life
 - [7] JESD 22-A108G Temperature, Bias, and Operating Life
 - [8] JEP 183A SiC MOSFET Guidelines for measuring the threshold voltage (VT) of SiC MOSFETs
 - [9] Gate Oxide Failure Mechanisms of SiC MOSFET Related to Electro-Thermomechanical Stress Under HTRB and HTGB Test, 2024 36th International Symposium on Power Semiconductor Devices and ICs (ISPSD)
-

