

团 体 标 准

T/CASAS 061—2026

SiC MOSFET 功率模块局部放电试验方法

Partial discharge test method for silicon carbide metal-oxide-semiconductor field-effect transistor (SiC MOSFET) power module

2026 - 06 - 30 发布

2026 - 06 - 30 实施

目 次

前言..... III

引言..... IV

1 范围..... 1

2 规范性引用文件..... 1

3 术语和定义..... 1

4 原理..... 3

 4.1 局部放电物理背景..... 3

 4.2 局部放电测试原理..... 3

5 仪器设备..... 3

 5.1 仪器设备的主要组成..... 3

 5.2 方波脉冲发生装置..... 4

 5.3 局部放电检出装置..... 4

 5.3.1 耦合电容配合检测阻抗..... 5

 5.3.2 高频电流传感器..... 5

 5.3.3 天线耦合..... 6

 5.4 信号检测与数据处理装置..... 6

6 样品..... 7

 6.1 一般要求..... 7

 6.2 样品制备步骤..... 7

 6.2.1 外观检查与清洁..... 7

 6.2.2 端子短接..... 7

 6.2.3 等效封装模型的制备..... 7

 6.2.4 样品安装与接地..... 7

 6.2.5 高压连接..... 7

 6.2.6 环境处理（必要时）..... 8

 6.3 试验前样品的验收条件..... 8

7 试验步骤..... 8

 7.1 概述..... 8

 7.2 放电量标定..... 8

 7.3 局部放电测量灵敏度检查..... 9

 7.4 PDIV/PDEV/RPDIV/RPDEV 测量..... 9

 7.5 局部放电通过性试验..... 10

8 试验数据处理..... 11

9 试验报告..... 12

附录 A（资料性） SiC MOSFET 功率模块封装放电典型形式..... 13

附录 B（资料性） 用耦合装置的电压冲击抑制作用的说明..... 14

附录 C（资料性） 利用滤波技术与天线在方波脉冲干扰下提取局部放电脉冲..... 15

附录 D（资料性） 利用滤波技术与高频电流传感器在方波脉冲干扰下提取局部放电脉冲 16

附录 E（资料性） 方波脉冲电压下局部放电量校准与测量 17

附录 F（资料性） 试验记录表 19

参考文献 20

前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由第三代半导体产业技术创新战略联盟（CASA）制定发布，版权归CASA所有，未经CASA许可不得随意复制；其他机构采用本文件的技术内容制定标准需经CASA允许；任何单位或个人引用本文件的内容需指明本文件的标准号。

本文件主要起草单位：上海交通大学、南京工业大学、复旦大学、中国电力科学研究院有限公司、中国电气装备集团科学技术研究院有限公司、上海电力大学、华北电力大学、怀柔实验室、华东电力试验研究院有限公司、小米汽车科技有限公司、合肥工业大学、山东大学、复旦大学宁波研究院、上海林众电子科技有限公司、常州银河世纪微电子股份有限公司、国网江苏省电力有限公司南京供电分公司、南京电力设计研究院有限公司、北京第三代半导体产业技术创新战略联盟。

本文件主要起草人：王亚林、祝曦、樊嘉杰、杨霏、田鸿昌、滕乐天、陈哲、周行星、尹毅、方志、赵爽、王雅妮、姚周飞、汪剑文、李学宝、何东欣、崔潋心、张站旗、许洪华、延巧娜、左元慧、李世丹、庄建军、管秀晗、高伟。

引 言

局部放电（Partial Discharge, PD）是指在电气设备的绝缘系统中，局部区域的电场强度达到击穿强度，导致局部桥接放电现象，但尚未引起绝缘的完全击穿。这种放电通常发生在绝缘材料的气隙、空洞或裂缝等微小缺陷处。虽然每次局部放电的能量较小，但长期存在会逐渐损害绝缘材料，降低设备的可靠性。碳化硅（SiC）金属氧化物半导体场效应晶体管（MOSFET）具有击穿电压高、导通电流大、开关速度快、功率损耗小、高温稳定性好等优点，被认为是最具前景的半导体器件之一，它具有能够大幅提高现有装置集成的功率密度、效率、高温工作能力以及抗辐射的能力，与此同时还降低了系统的体积和重量，因此在智能电网、光伏发电、电动汽车等领域，都具有非常广阔的应用前景。

对于碳化硅（SiC）功率模块而言，其工作环境通常涉及高频、高电压和快速的电压变化（如方波电压），工作时的 dV/dt 可达到数千伏每纳秒（V/ns）。在这种条件下，局部放电的特性如局部放电起始电压（Partial Discharge Inception Voltage, PDIV）、局部放电幅值、重复率以及对寿命的影响与传统的正弦波电压下有所不同。方波电压的快速上升和下降沿包含丰富的高频成分，可能引起电磁辐射干扰（Electromagnetic Interference, EMI），高频EMI通过电磁波传播，可能被局部放电检测设备的传感器接收，导致测量信号的失真或误判。此外，方波电压的快速上升和下降沿导致电场迅速变化，在实验回路中产生位移电流，位移电流引起的干扰信号可能掩盖局部放电的微弱电流信号，导致漏检或误判，影响局部放电的检测和评估。

因此，需要提出针对SiC功率模块在方波电压下的局部放电试验方法以及标准，并根据不同的应用规定器件在试验过程中所施加的条件参数。本文件给出了适用于SiC MOSFET功率模块的局部放电试验方法。

SiC MOSFET 功率模块局部放电试验方法

1 范围

本文件描述了碳化硅金属氧化物半导体场效应晶体管（SiC MOSFET）功率模块局部放电试验方法，包括：仪器设备、样品、试验步骤、试验数据处理以及试验报告。

本文件适用于对SiC MOSFET功率模块封装绝缘可靠性的评估。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

GB/T 7354 高电压试验技术 局部放电测量

GB/T 23642 电气绝缘材料和系统 瞬时上升和重复电压冲击条件下的局部放电（PD）电气测量

GB/T 42287 高电压试验技术 电磁和声学法测量局部放电

T/CASAS 002 宽禁带半导体术语

T/CASAS 006 碳化硅金属氧化物半导体场效应晶体管通用技术规范

3 术语和定义

GB/T 7354、GB/T 23642、GB/T 42287、T/CASAS 002、T/CASAS 006界定的以及下列术语和定义适用于本文件。

3.1

方波脉冲电压 square wave pulse voltage

由SiC MOSFET开关产生的方形脉冲形式的电压。

3.2

局部放电 partial discharge; PD

导体间绝缘仅被部分桥接的电气放电。

注：局部放电一般是由于绝缘体内部或绝缘表面局部电场过于集中而引起的。通常这种放电表现为持续时间小于1 μ s的脉冲。

[来源：GB/T 23642—2017，3.1，有修改]

3.3

局部放电脉冲 partial discharge pulse

样品中发生局部放电时在样品端测得的电流脉冲。

注1：为达到测试目的，用接在试验回路中适当的检测回路测得脉冲。

注2：按照本标准，在输出端检测的电流或电压信号与输入端的局部放电脉冲有关。

[来源：GB/T 23642—2017，3.3]

3.4

局部放电起始电压 partial discharge inception voltage; PDIV

当施加于样品上的电压从某一观测不到局部放电的较低值逐渐增加至试验回路中初次探测到局部放电时的最低电压。

注：对于方波脉冲电压，该值被定义为峰-峰值。

[来源：GB/T 7354—2018，3.7.1，有修改]

3.5

重复局部放电起始电压 repetitive partial discharge inception voltage; RPDIV

十次极性相同的方波脉冲中至少出现五次局部放电脉冲的最小峰-峰电压。

注：对于规定的试验时间和试验回路，该值为平均值，其施加于样品上的电压从探测不到局部放电的电压值逐渐增加。

[来源：GB/T 23642—2017，3.4]

3.6

局部放电熄灭电压 partial discharge extinction voltage; PDEV

当施加于样品上的电压从某一观测到局部放电的较高值逐渐降低至试验回路中无法探测到局部放电时的最高电压。

注：对于方波脉冲电压，该值为定义为峰-峰值。

[来源：GB/T 7354—2018，3.7.2，有修改]

3.7

重复局部放电熄灭电压 repetitive partial discharge extinction voltage; RPDEV

十次极性相同的电压冲击中出现五个以下局部放电脉冲的最大方波脉冲峰-峰值电压。

注：对于规定的试验时间和试验回路，该值为平均值，其施加于样品上的电压从探测到局部放电的电压值逐渐降低。

[来源：GB/T 23642—2017，3.5]

3.8

方波脉冲极性 square wave pulse polarity

施加的方波脉冲电压的极性，分为单极性和双极性。

3.9

单极方波脉冲 unipolar square wave pulse

极性可以为正极性或者负极性的方波脉冲。

注：相反极性的振幅将少于20%。

[来源：GB/T 23642—2017，3.7，有修改]

3.10

双极方波脉冲 bipolar square wave pulse

极性从正极到负极或从负极到正极交替的方波脉冲。

[来源：GB/T 23642—2017，3.8，有修改]

3.11

方波脉冲周期 square wave pulse period

两次极性一致的连续方波脉冲之间的平均时间。

3.12

方波脉冲重复频率 square wave pulse repetition frequency

无论单极方波脉冲或双极方波脉冲，两次极性一致的连续方波脉冲之间平均时间的倒数。

[来源：GB/T 23642—2017，3.9，有修改]

3.13

方波脉冲上升时间 square wave pulse rise time

方波脉冲电压从低电平上升到高电平的时间。

注：除另有规定外，设为电压从10%上升至90%所需时间的1.25倍。

[来源：GB/T 23642—2017，3.10，有修改]

3.14

方波脉冲下降时间 square wave pulse fall time

方波脉冲电压从高电平下降到低电平的时间。

注：除另有规定外，设为电压从90 %下降至10 %所需时间的1.25倍。

3.15

方波脉冲占空比 square wave pulse duty cycle

方波脉冲电压高电平持续时间与方波脉冲周期的比率。

[来源：GB/T 23642—2017，3.13，有修改]

4 原理

4.1 局部放电物理背景

绝缘系统内部存在的微小气隙、界面缺陷或导电杂质，在强电场作用下，若局部场强超过介质击穿阈值，将引发局部放电。局部放电产生的带电粒子撞击、热效应及化学活性物质，会逐步侵蚀绝缘材料，导致绝缘性能不可逆劣化，最终引发绝缘击穿。SiC MOSFET功率模块因工作电压高、封装紧凑，其绝缘结构中的电场集中区域更易诱发局部放电，故需对其局部放电特性予以考核。SiC MOSFET功率模块封装放电典型形式参见附录A。

一般情况下，局部放电的测量结果可取决于方波脉冲波形的特定参数值，如上升时间、下降时间、脉冲重复率、脉冲极性等。此外，外部因素如温度、湿度、气压、样品受污染程度也会影响测试结果。鉴于上述因素对测量结果的影响，在测试报告中应记录测试参数和环境条件，以保证测试结果的一致性。

4.2 局部放电测试原理

SiC MOSFET功率模块在实际运行中工作于直流或脉冲宽度调制（PWM）工况，其绝缘系统承受直流电压或重复性方波脉冲电压的持续电应力。相较于直流电压，重复性方波脉冲电压对绝缘系统具有更强的局部放电诱发能力，这是由方波电压的波形特征所决定的。

方波电压具有陡峭的上升沿和下降沿，其在绝缘结构中产生极高的电压变化率（ dv/dt ）。这一瞬态过程可在绝缘缺陷处形成过电压冲击，使气隙或界面等局部电场集中区域的场强迅速达到击穿阈值，从而诱发局部放电。放电脉冲通常出现在方波的上升沿和下降沿附近，具有明显的时域特征。

方波电压下局部放电的测量面临特殊的干扰问题。方波电压的陡峭跳变沿会产生显著的位移电流，同时激发出宽频带的电磁波。上述干扰信号与局部放电信号在时域和频域上均存在重叠，对局部放电信号的准确提取构成严重挑战，需在测试中采取相应的干扰抑制措施。

局部放电发生时，在放电回路中产生高频电流脉冲，同时在空间辐射出电磁波。本文件推荐采用以下三种方法对局部放电进行检测：

- a) 耦合电容配合检测阻抗法：采用高耐压电容与检测阻抗串联再与样品并联，耦合检测样品发生的局部放电。该方法在使用时需要考虑耦合电容对方波波形的影响以及方波脉冲电压在耦合电容上产生的位移电流。
- b) 高频电流传感器法：采用高频电流传感器耦合放电回路中的高频电流脉冲信号，实现对局部放电的电气检测。该方法适用于 HF 至 VHF 频率范围的信号检测。
- c) 天线耦合法：采用天线接收局部放电所激发的电磁波信号，实现非接触式检测。该方法主要适用于 UHF 频率甚至更高范围的信号检测。

上述检测方法均符合GB/T 7354、GB/T 23642及GB/T 42287等技术规范的要求。实际测试中，可根据被测模块的结构特点及测试环境条件选择合适的检测方法，亦可组合使用以提高检测可靠性。

5 仪器设备

5.1 仪器设备的主要组成

所使用的试验装置应能够提供和控制试验范围内的方波脉冲电压，应能够具有局部放电检出能力。试验装置的主要组成部分如下，见图1：

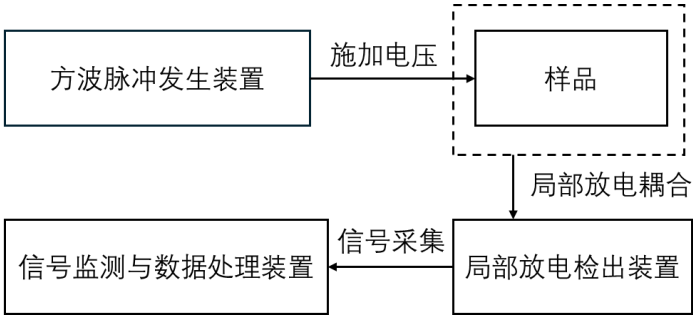


图1 局部放电检测装置的主要组成部分

5.2 方波脉冲发生装置

本文件中使用的方波脉冲发生装置应能产生低噪声水平的高 dV/dt 方波脉冲电压。一般可使用半导体开关器件产生模拟SiC MOSFET开关波形的方波脉冲电压。方波脉冲发生装置应能够调整上升/下降时间、重复频率、占空比、极性。方波脉冲波形会随负载而显著变化，一般方波脉冲上升时间随试样电容的增大而增大。方波脉冲发生装置应设计为能够传递所要求的波形至负载，推荐使用宽带示波器观测方波脉冲和局部放电波形。为模拟SiC MOSFET开关电压，推荐采用单极性方波脉冲电压。一般情况下SiC MOSFET功率模块局部放电测试的方波波形参数应具备表1所示参数。

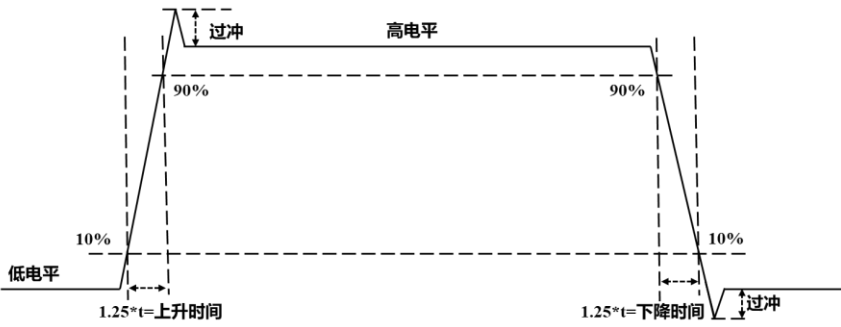


图2 方波脉冲波形示意

表1 方波脉冲电压波形参数示例

参数	范围
上升/下降时间	0.04 $\mu s \sim 1 \mu s$
重复频率	0 kHz ~ 100 kHz
占空比	5 % ~ 95 %
过冲	≤ 10 %
极性	单极性（推荐），双极性

5.3 局部放电检出装置

应满足在方波脉冲电压下，能够明显区分局部放电脉冲和方波脉冲产生的干扰。具体检出方法和装置推荐耦合电容配合检测阻抗、高频电流传感器（high frequency current transformer, HFCT）、天线耦合三种方式。

承受方波脉冲的试品在任何局部放电脉冲探测系统都要求对局部放电探测回路测得的脉冲干扰有很强的抑制能力，并且抑制的局部放电脉冲对测试结果的影响忽略不计。所需抑制方波脉冲电压的量值取决于试验电压和方波脉冲的上升时间。如方波脉冲电压幅值增加，需要更强的抑制力以确保探测器输出端的局部放电脉冲量值高于脉冲干扰。同样，如施加的方波脉冲电压的上升时间减少，那么由于方波脉冲和局部放电脉冲间频谱的重叠增加（参见附录B），抑制力也需要增强。设计局部放电脉冲耦合装置应确保在探测器的输出端的局部放电脉冲量值高于脉冲干扰。

耦合装置需要的方波脉冲引起的脉冲干扰抑制作用的说明参见附录B。

通过滤波技术和天线从方波脉冲引起的脉冲干扰中提取局部放电脉冲参见附录C。

通过滤波技术和高频电流传感器从方波脉冲引起的脉冲干扰中提取局部放电脉冲参见附录D。

由于方波脉冲和局部放电脉冲含有高频成分，所以方波脉冲发生器、样品和局部放电探测器间要求低电感连接。为了防止由于传输线路等效参数导致施加方波脉冲畸变，方波脉冲发生器应尽量靠近样品，导线长度尽可能短且电感尽可能低。推荐导线长度不超过1米。

5.3.1 耦合电容配合检测阻抗

可以使用电压等级高于预期方波脉冲电压的耦合电容器配合检测阻抗探测局部放电脉冲。滤波器至少应具有三阶以及特殊的措施以抑制输入信号与输出信号的交叉耦合。设计滤波器可使用主动或被动的滤波技术。耦合电容器与方波脉冲发生装置输出端以及样品高压终端相连，检测阻抗与耦合电容串联（图3）后接地，检测阻抗可以采用无感电阻。需要注意的是，耦合电容与样品并联会影响施加在样品上的方波脉冲电压波形，此外检测阻抗的选取需尽量小于方波频率下试品的等效阻抗，以减轻对试品上承受电压波形和幅值的影响。

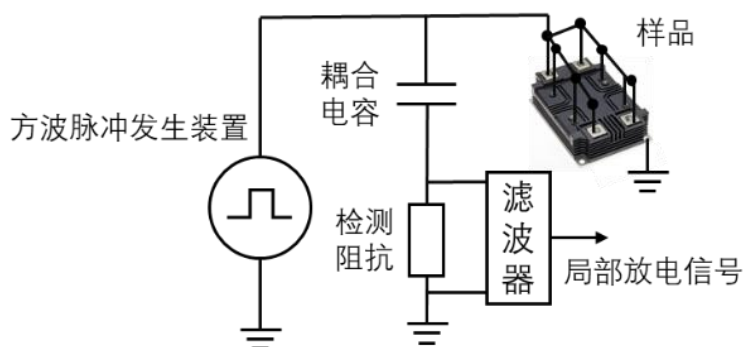


图3 耦合电容配合检测阻抗电路示意

5.3.2 高频电流传感器

有滤波器的HFCT可用来探测局部放电脉冲，同时能抑制方波脉冲产生的位移电流。注意HFCT的上部截止频率范围可能较宽，由此可能影响该方法的使用。HFCT的截止频率应比电压脉冲频率更高。滤波器至少应具有三阶以及特殊的措施以抑制输入信号与输出信号的交叉耦合。设计滤波器可使用主动或被动的过滤技术。HFCT可套在电源和样品之间的高压电缆上（图4a）。HFCT足够的电气绝缘能力可确保电缆和HFCT之间不会产生电击穿。或者HFCT也可安置于样品和接地之间（图4b），此时仅需要低压绝缘。通常只有当样品的金属外壳同地隔离时，后者的电路才有效。附录B为滤波器特性的图解示例。

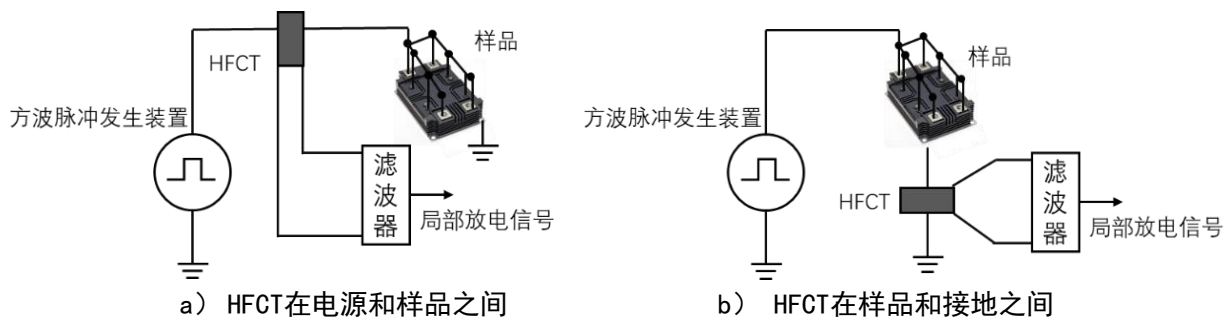


图4 高频电流传感器检测电路示意

5.3.3 天线耦合

短上升沿时间($<1\text{ ns}$)的局部放电脉冲电流会激发出从高频到特高频范围($3\text{ MHz}\sim 3\text{ GHz}$)的电磁波,并在多种绝缘材料中传播。天线型耦合器可用来区分方波脉冲干扰和产生于样品的局部放电(图6)。

各种类型的天线型耦合器可探测来源于样品局部放电点的电磁信号。为了从冲击电压中区分局部放电信号,耦合器应具有合适的频率特性。

一种可供选择的电磁耦合器可探测到来源于样品局部放电点的穿过自由空间传播的辐射电磁信号(图5),如使用喇叭天线等天线类型。应注意,耦合效率取决于局部放电点和天线间的距离以及在局部放电点和天线间的金属屏蔽。

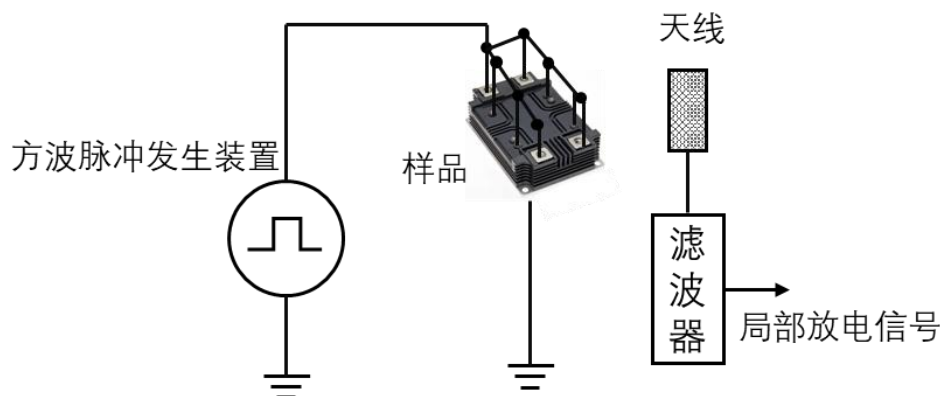


图5 天线耦合示意

5.4 信号检测与数据处理装置

信号检测与数据处理装置应能对局部放电检出装置输出的信号进行采集、处理、记录与显示,宜具备以下功能:

- 数据采集功能:应具有足够的采样速率和分辨率,能够准确采集局部放电脉冲信号及方波脉冲电压波形。采样速率宜不低于局部放电检出装置输出信号最高频率成分的2倍。
- 信号处理功能:应能够从方波脉冲引起的强干扰中有效提取局部放电脉冲信号。可采用的数字信号处理技术包括但不限于滤波、小波分析、脉冲波形识别及时频分析等。信号处理不应显著影响局部放电脉冲的幅值、相位等特征参量的测量准确性。
- 数据记录与存储功能:应能够记录并存储试验过程中的关键数据,包括但不限于方波脉冲电压幅值、上升/下降时间、重复频率、占空比、极性,局部放电脉冲幅值、相位信息,以及试验时间、环境条件等测试信息。
- 数据显示与输出功能:应能够实时显示方波脉冲电压波形和局部放电信号波形。宜具备相位分辨局部放电(PRPD)谱图等图谱显示功能。应支持试验数据的导出,以便进行后续分析与处理。

6 样品

6.1 一般要求

试验样品应为SiC MOSFET功率模块或其等效封装模型。对于工作电压在3 300 V及以上的SiC MOSFET功率模块，建议进行本标准规定的局部放电试验。对于工作电压低于3 300 V的模块，可根据实际应用需求参照执行。

样品在试验前不应经历可能导致绝缘损伤的过度电应力或热应力。样品数量及抽样方案由有关方协商确定。

6.2 样品制备步骤

试验前应按以下步骤制备样品：

6.2.1 外观检查与清洁

对样品进行外观检查，确保封装表面无可见裂纹、划伤、污损或金属异物附着。使用无水乙醇或异丙醇等适当溶剂清洁样品端子及封装表面，清除油污、灰尘及焊渣等污染物。清洁后应在室温下充分干燥，干燥时间不少于30 min。

6.2.2 端子短接

对于完整的SiC MOSFET功率模块，应将所有功率端子（漏极、源极）及辅助端子（栅极、源极检测端、温度检测端等）短接（图6a），具体如下：

- a) 所有端子（如所有源极端子、所有漏极端子）应分别通过低阻抗导体相互短接，形成一个电极组（高压端）；
- b) 若模块设有辅助触发电极或检测电极，应将其与电极组短接。

短接所用导体应具有足够载流能力且接触电阻尽可能小，推荐使用铜导线或铜排，并采用螺钉紧固或焊接方式保证可靠电气连接，避免出现尖端等可能引发局部放电的缺陷。

6.2.3 等效封装模型的制备

若采用等效封装模型（即不包含芯片及芯片互连金属部分，但完全模拟封装绝缘结构的模型），应按以下步骤制备（图6b）：

- a) 模型应使用与实际模块相同的封装材料（陶瓷基板、灌封胶、外壳等）和相同的制造工艺；
- b) 模型应保留实际模块中待考核绝缘界面的几何结构和尺寸；
- c) 在模型上预设测试电极，电极材料与尺寸应确保测试电压能够有效施加于待测绝缘结构上，且电极安装不应引入额外的绝缘缺陷；
- d) 可通过引出接线对任意不同电位间的绝缘结构（如漏极与源极之间、端子与底板之间等）分别进行局部放电测试，施加的电压参数参考实际工况下的电压形式（如漏极与源极之间为额定电压方波，漏极与栅极之间为触发电压）。

6.2.4 样品安装与接地

将制备好的样品安装于试验台上。对于功率模块，其底板（散热面）应通过低阻抗导线接地。若底板与散热器连接，应确保散热器可靠接地，且接触良好。样品应固定牢靠，避免在试验过程中因振动或位移导致接触不良。

6.2.5 高压连接

将短接后的高压端通过高压导线连接至方波脉冲发生装置的高压输出端，将短接后的低压端子（对于完整的SiC MOSFET功率模块为接地端，对于等效封装模型通常为待考核的两个端子的低压端）通过

低电感导线连接至接地端或检测回路。连接导线应尽可能短，推荐长度不超过1米，且应采用屏蔽线或双绞线以减小回路电感。

6.2.6 环境处理（必要时）

若需考核特定环境条件下的局部放电特性，样品可在试验时进行环境处理，如：

- a) 温度处理：将样品置于恒温箱中，在规定的温度（如 175 °C或制造商规定的最高工作温度）下保持并进行试验；
 - b) 湿度处理：将样品置于恒温恒湿箱中，在规定的温湿度条件下保持并进行试验。
- 环境处理条件应在试验报告中详细记录。

6.3 试验前样品的验收条件

完成制备后，样品在正式试验前应满足以下条件：

- a) 样品外观完好，无新增可见损伤或污染物；
 - b) 各端子间短接可靠，接触电阻不大于 10 mΩ（或符合制造商规定值）；
 - c) 底板接地电阻不大于 1 Ω（或符合制造商规定值）；
 - d) 在正式施加试验电压前，样品应在标准大气条件下至少静置 30 min，以使其状态稳定。
- 若上述任一条件不满足，应查明原因并重新制备样品或予以更换。

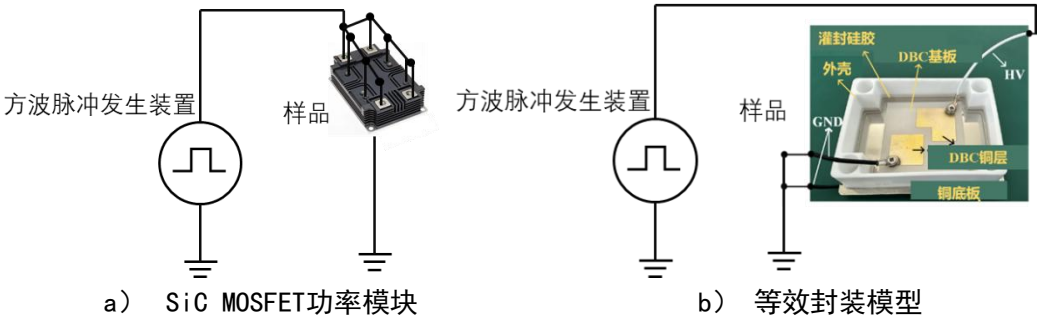


图6 SiC MOSFET 功率模块（左）及等效的封装模型（右）局部放电试验典型接线示意图

7 试验步骤

7.1 概述

SiC MOSFET功率模块局部放电测试可以涉及两方面的测试目的，一是测定施加多高电压时样品开始产生局部放电，测试结果是PDIV/PDEV/RPDIV/RPDEV值，二是判断试品在正常工况下是否具有潜在的放电及失效风险，即在设定实验程序下样品是否能通过局部放电测试。

7.2 放电量标定

对于通过局部放电电流流过检测阻抗或电磁感应方式进行局部放电脉冲耦合的局部放电检测方法，在一定条件下可以获得局部放电测量系统测得的局部放电脉冲幅值或积分值与放电电荷量之间的关系（例如无感电阻与样品串联或高频电流传感器HFCT方法）。

通过校准器在样品两端注入已知电荷量 q 的短时电流脉冲，在局部放电测量系统输出电压为 $u(t)$ ，信号持续有限长时间（ $0 \sim t_d$ ），可以定义确定放电电荷量的刻度因数 k 。

$$k = \frac{\int_0^{t_d} u(t) dt}{q} \dots\dots\dots (1)$$

需要注意的是，放电电荷量的刻度因数 k 存在的前提是，局部放电测量系统输出信号仅包含放电引起的效应，并且局部放电测量系统对放电电流脉冲的响应是线性关系，具体示例见附录E。

7.3 局部放电测量灵敏度检查

PDIV、PDEV、RPDIV、RPDEV和与局部放电有关的量值取决于局部放电测量系统的灵敏度以及局部放电脉冲与其他电干扰或噪声（如方波脉冲引起的位移电流和电磁信号）的区分方法。对样品试验前应对局部放电测量系统的灵敏度进行评估和记录。在一定条件下，可以获得局部放电测量系统测得的局部放电脉冲幅值或积分值与放电电荷量之间的关系，灵敏度一定条件下可以用pC表示，一般情况下测得的灵敏度以mV表示。

注：GB/T 7354的规程不可用于方波脉冲下局部放电探测系统（脉冲电流至产生视在电荷的过程不可按GB/T 7354衡量，耦合信号经过滤波并且电磁耦合信号大小与电荷量理论上无固定关联）。需要注意的是，GB/T 7354或GB/T 42287对电流耦合和电磁耦合的灵敏度测试可以在直流或交流情况下作参考，或者对方波脉冲高低电平/无干扰位置的局部放电脉冲进行灵敏度测试以提供参考，具体示例见附录E。

图7是局部放电测量系统灵敏度检查使用的测试图。局部放电探测器输出可以由连接到样品上的电荷校准器（见附录E）和方波脉冲发生装置测出。

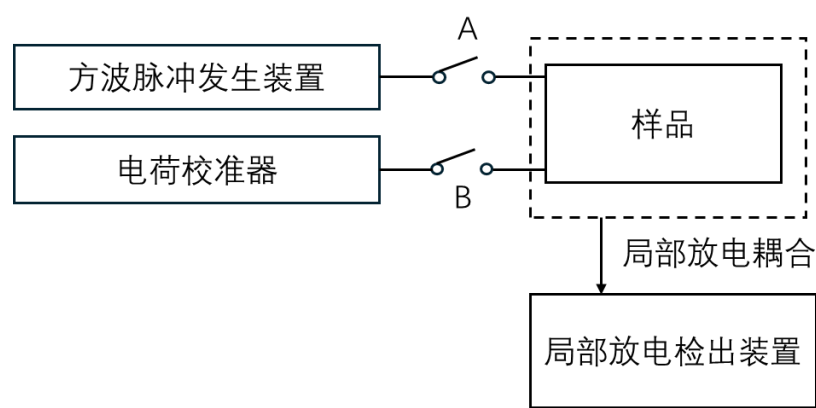


图7 灵敏度测试示意图

局部放电测量灵敏度检查步骤是：从样品上断开高压脉冲发生器，连接电荷校准器，在电荷校准器输出增加时测量局部放电检出装置的输出。在局部放电检出装置发出可探测信号时测量电荷校准器的最小输出值，作为检测系统的灵敏度。

断开电荷校准器，在样品上施加方波脉冲发生器产生的高压方波脉冲。在无局部放电状态下测量局部放电检出装置的输出。记录局部放电检出装置的输出电平，记录为探测系统噪声电平，一般以mV表示。在可行的前提下（见附录E），也可通过7.2换算成电荷量pC。

7.4 PDIV/PDEV/RPDIV/RPDEV 测量

使用7.3的步骤，第一步应测量系统噪声和系统灵敏度。对于PDIV/PDEV/RPDIV和RPDEV的测量，使用方波脉冲发生装置产生重复方波脉冲电压施加在样品上，观测局部放电检出情况；重复方波脉冲电压幅值台阶式逐步上升，应当施加至某一电平后，检测出PDIV，继续提升电压检测到RPDIV，继续上升一个台阶，此后逐步降低方波脉冲电压值，检测出RPDEV，继续下降检测出PDEV，如图8所示。确定PDIV/PDEV/RPDIV和RPDEV的方法如下所述：

- a) 根据经验或测试要求决定最小和最大方波脉冲电压、电压阶跃、方波脉冲数目和重复频率；初步试验的最小电压应选择探测不到局部放电的电压；初步试验的最大电压应选择每个方波脉冲均引起局部放电脉冲所用的电压（一般情况下建议值：最小方波脉冲电压选取0.6倍额定电

压；电压阶跃根据最大和最小方波脉冲电压差值进行选择，使得单次局部放电测试流程在10min左右；方波脉冲数目为10个；重复频率与实际SiC MOSFET开关工况一致）。

- b) 用最小电压起始施加重复方波脉冲；依次增加电压阶跃，施加重复方波脉冲；PDIV是探测到第一个局部放电脉冲时的方波脉冲电压峰值；RPDIV是在极性相同的10个方波脉冲中平均出现5个局部放电脉冲时的最小方波脉冲电压。
- c) 施加到最大方波脉冲电压后，按照电压阶跃下降；RPDEV是在极性相同的10个电压方波脉冲中平均出现5个局部放电脉冲时的最大电压；PDEV是没有探测到局部放电脉冲时的方波脉冲电压。

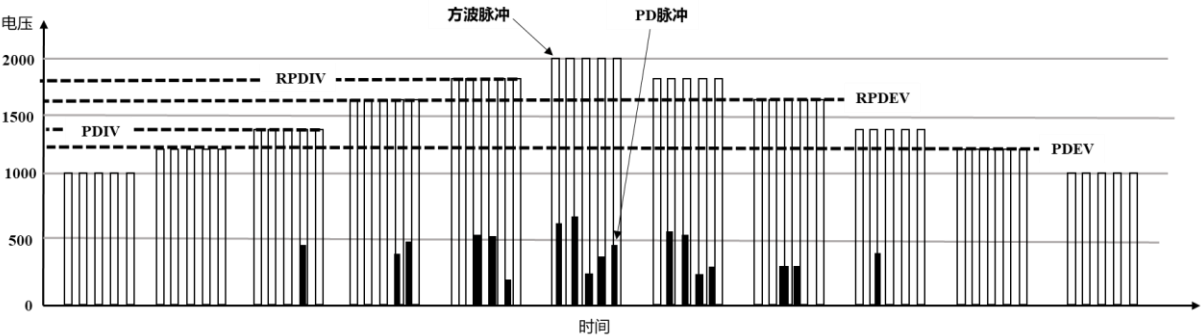


图8 PDIV/PDEV/RPDIV/RPDEV 测试流程

7.5 局部放电通过性试验

若无需对SiC MOSFET产品进行PDIV/PDEV/RPDIV/RPDEV测量，可仅进行通过性试验。

施加大于或等于 $1.5U_m$ 的峰峰值电压的连续方波脉冲（ U_m 为SiC MOSFET功率模块标称耐受电压值）。10 s内电压达到该值并维持 $t_1=1\text{ min}$ （见图9），在 t_1 时间内，可能观察到某些局部放电。

在 t_1 时间后，电压应在10s之内降到 $1.1U_m$ ，然后维持该电压约 $t_2=30\text{ s}$ 。在 t_1 时间的最后5s之内，测量局部放电量。

例如：对于通过试验的部件（分立半导体器件），其典型值为10pC，对于组件为50pC（如功率模块/智能功率模块IPM）。

验收准则：制造商规定的局部放电水平。

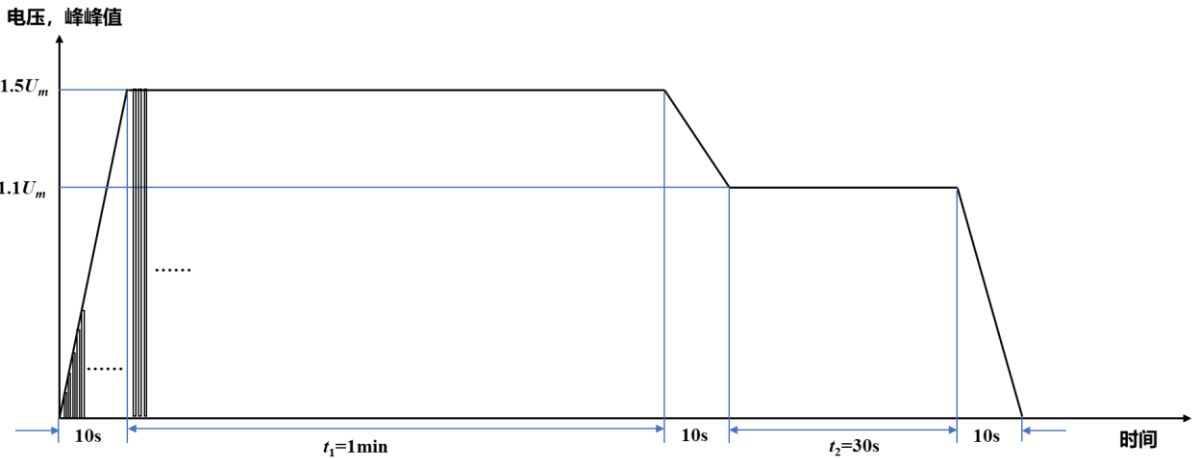


图9 局部放电通过性实验流程

8 试验数据处理

试验过程中应录取以下数据：

a) 样品信息

应记录样品的以下信息：

- 1) 样品名称、型号、制造商及编号；
- 2) 样品类型（完整功率模块或等效封装模型）；
- 3) 样品的主要技术参数，包括但不限于额定电压、额定电流、封装形式及绝缘材料类型；
- 4) 样品数量及抽样方案。

b) 试验条件

应记录试验过程中的以下条件参数：

- 1) 环境温度、相对湿度及大气压力；
- 2) 若进行了环境处理，应记录处理温度、湿度及保持时间；
- 3) 试验日期及试验人员。

c) 方波脉冲电压参数

应记录施加于样品上的方波脉冲电压的以下参数：

- 1) 方波脉冲电压幅值（峰-峰值），单位为伏特（V）或千伏（kV）；
- 2) 方波脉冲上升时间及下降时间，单位为微秒（ μs ）或纳秒（ns）；
- 3) 方波脉冲重复频率，单位为赫兹（Hz）或千赫兹（kHz）；
- 4) 方波脉冲占空比（%）；
- 5) 方波脉冲极性（单极性 or 双极性）；
- 6) 方波脉冲过冲（%）。

d) 局部放电检测参数

应记录局部放电检测的以下参数：

- 1) 检测方法（耦合电容配合检测阻抗法、高频电流传感器法或天线耦合法）；
- 2) 检测装置的型号、灵敏度及频率响应范围；
- 3) 系统噪声电平（mV），如可行，换算为电荷量（pC）；
- 4) 系统灵敏度（mV 或 pC）。

e) PDIV/PDEV/RPDIV/RPDEV 测量数据

进行 7.4 所述测量时，应录取以下数据：

- 1) 各电压台阶对应的方波脉冲电压幅值；
- 2) 各电压台阶下局部放电脉冲的出现次数（每 10 个方波脉冲中）；
- 3) 首次检测到局部放电脉冲时的电压值（PDIV），单位为伏特（V）或千伏（kV）；
- 4) 十次极性相同的方波脉冲中至少五次出现局部放电脉冲时的最小电压值（RPDIV），单位为伏特（V）或千伏（kV）；
- 5) 十次极性相同的方波脉冲中出现五个以下局部放电脉冲时的最大电压值（RPDEV），单位为伏特（V）或千伏（kV）；
- 6) 无法探测到局部放电脉冲时的最高电压值（PDEV），单位为伏特（V）或千伏（kV）；
- 7) 各检测点的局部放电脉冲幅值（mV 或 pC）及相应的相位信息（如适用）。

f) 局部放电通过性试验数据

进行 7.5 所述通过性试验时，应录取以下数据：

- 1) 施加电压的幅值及其与额定电压（ U_m ）的倍数关系；
- 2) t_1 时间内（1 min）局部放电脉冲的最大幅值（mV 或 pC）；
- 3) t_2 时间内（30 s, $1.1 U_m$ 下）局部放电脉冲的最大幅值（mV 或 pC）；
- 4) 试验过程中局部放电脉冲的出现频次及相位分布（如适用）；
- 5) 试验结果（通过/不通过）。

g) 异常情况记录

试验过程中如出现以下异常情况，应予以详细记录：

- 1) 样品外观发生明显变化（如裂纹、变色、烧蚀等）；

- 2) 局部放电信号出现突变或消失;
- 3) 方波脉冲电压波形发生明显畸变;
- 4) 试验设备出现故障或报警;
- 5) 其他可能影响试验结果的异常现象。

9 试验报告

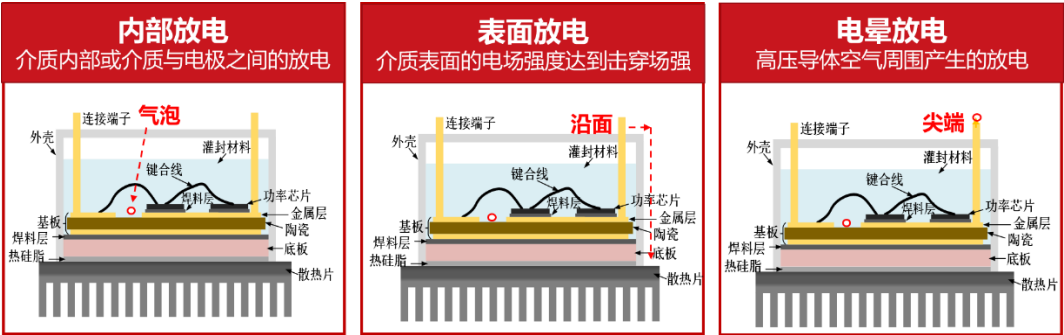
试验报告至少应给出以下几个方面的内容:

- a) 试验样品规格;
- b) 样品数量批次;
- c) 本文件编号;
- d) 试验条件;
- e) 局部放电灵敏度等级;
- f) 背景噪声等级;
- g) 探测系统噪声等级;
- h) RPDIV, RPDEV和最小局部放电探测等级;
- i) 施加的方波脉冲电压参数;
- j) 带有负载的方波脉冲电压形状;
- k) 观察到的异常现象;
- l) 试验日期。

附 录 A
(资料性)

SiC MOSFET 功率模块封装放电典型形式

图A.1所示为键合线型封装SiC MOSFET功率模块的典型3种放电形式，分别为：内部放电、表面放电和电晕放电。内部放电为封装介质内部或封装介质与电极之间的放电，一般是由于灌封时存在气泡等缺陷引起。表面放电在介质表面电场强度达到击穿场强时产生，对于SiC MOSFET功率模块一般是由于沿面距离设计存在问题，导致沿外壳发生沿面放电。沿面放电受沿面距离以及外部环境如气压、湿度、表面状态影响。电晕放电指高压导体空气周围产生的放电。对于SiC MOSFET功率模块一般是由于端子或金属部件存在微小尖端导致电场集中，引发电晕。电晕放电受金属曲率半径以及环境因素如气压等影响。不同的放电类型可以通过多种方式判别，如紫外/可见光成像、放电模式识别等手段。



图A.1 SiC MOSFET 功率模块典型放电类型

附录 B
(资料性)

用耦合装置的电压冲击抑制作用的说明

方波脉冲和局部放电脉冲频谱可能重叠的示意图见图B.1。电压冲击越陡，两频谱间的重叠区域就越大。最佳方波脉冲干扰抑制耦合装置的截断频率见图B.1。滤波器作用见图B.2。由于滤波器传递作用，局部放电脉冲的量值会衰减。应按滤波后局部放电信号量值确定方波脉冲量值在局部放电探测器带宽之内的规律，挑选滤波器截断频率。因此通常需要一台宽带局部放电探测器。

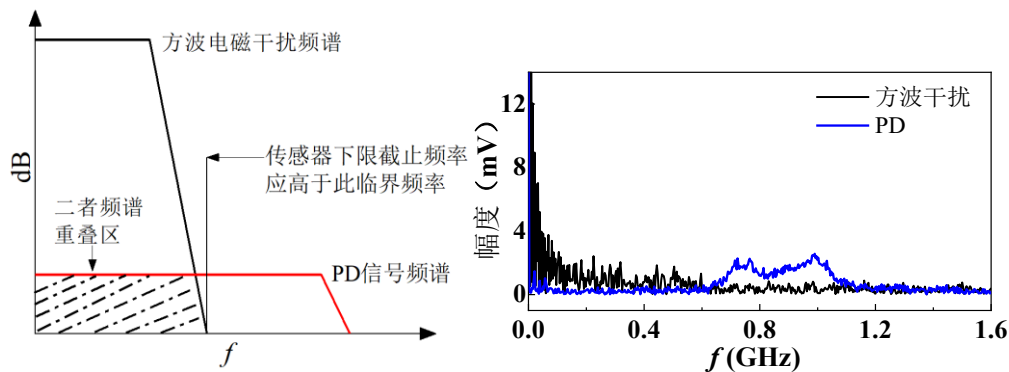


图 B.1 方波脉冲干扰和局部放电脉冲频谱间重叠示意图及电磁耦合测试实例

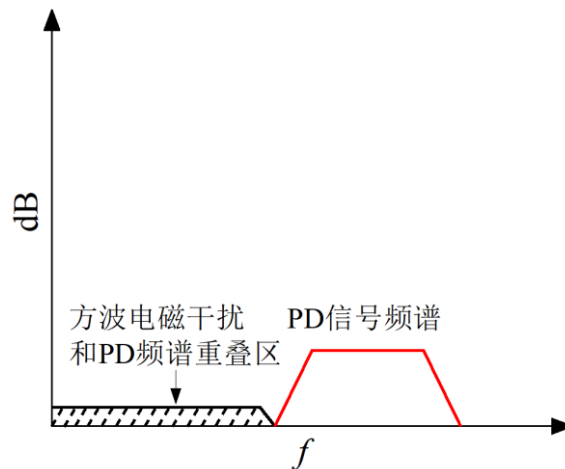


图 B.2 滤波后方波脉冲干扰和局部放电脉冲频谱示意图

附录 C
(资料性)

利用滤波技术与天线在方波脉冲干扰下提取局部放电脉冲

图C.1和图C.2所示为单极方波脉冲发生器施加9500V正极性方波脉冲电压至SiC MOSFET功率模块等效模块产生的局部放电脉冲典型例子。用天线作为耦合器和高通滤波器（八阶、截止频率800 MHz）可获得图C.2 所示局部放电脉冲。

宜注意若没有滤波器，可能无法探测到被方波脉冲产生的噪音掩盖的局部放电脉冲。

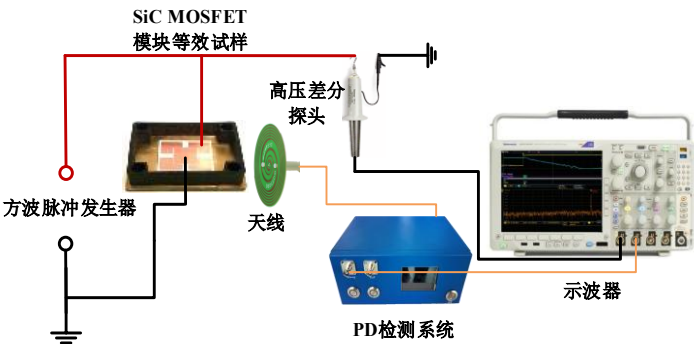


图 C.1 SiC MOSFET 功率模块等效模块测试设置示意图

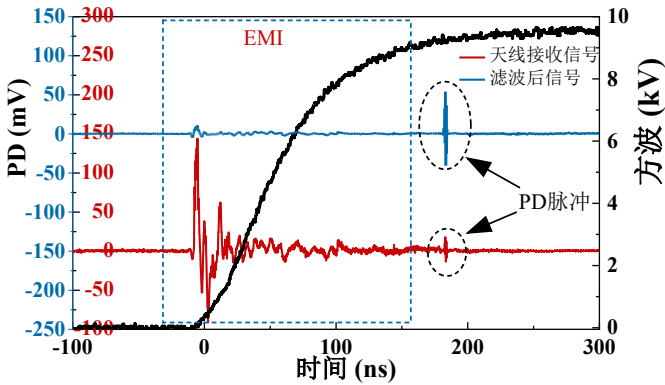


图 C.2 SiC MOSFET 功率模块等效模块局部放电脉冲滤波前后示意图（滤波后采用下混频技术提高信噪比）

附录 D

(资料性)

利用滤波技术与高频电流传感器在方波脉冲干扰下提取局部放电脉冲

图D.1和图D.2所示为单极方波脉冲发生器施加3.9 kV、频率5 kHz、占空比50%的正极性方波脉冲电压至SiC MOSFET功率模块等效模块产生的局部放电脉冲典型例子。用高频电流传感器(HFCT)作为耦合器和高通滤波器(截止频率200 MHz)可获得图D.2所示局部放电脉冲。

宜注意若没有滤波器,可能无法探测到被方波脉冲产生的噪音掩盖的局部放电脉冲;此外,可采用多阶高通滤波器或数字滤波的方法进一步提高信噪比。

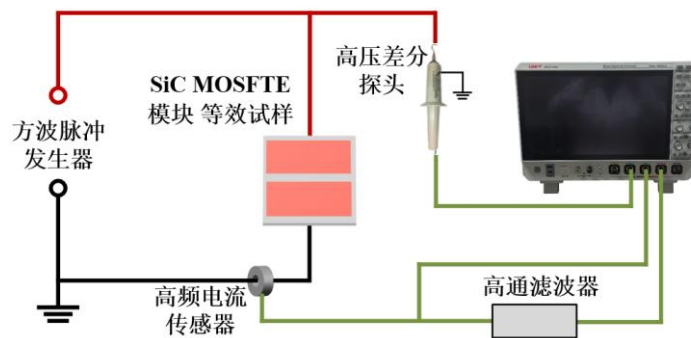


图 D.1 SiC MOSFET 功率模块等效模块测试设置示意图

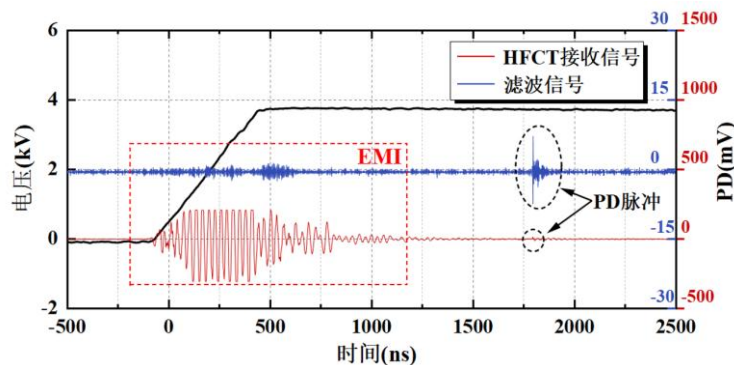


图 D.2 SiC MOSFET 功率模块等效模块局部放电脉冲滤波前后示意图（采用高通滤波器提高信噪比）

附录 E
(资料性)

方波脉冲电压下局部放电校准与测量

对于通过局部放电电流流过检测阻抗或电磁感应方式进行局部放电脉冲耦合的局部放电检测方法，在一定条件下可以获得局部放电测量系统测得的局部放电脉冲幅值或积分值与放电电荷量之间的关系（例如无感电阻与样品串联或高频电流传感器HFCT方法）。

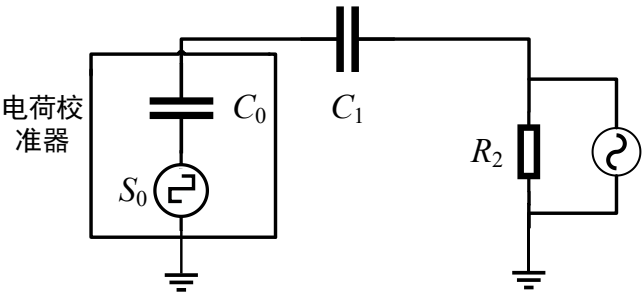
检测阻抗校准电路如图E.1a所示。其中方波源 S_0 、电容 C_0 为电荷校准器内部元件， C_1 为试样等效电容， R_2 为检测阻抗（阻性为主，包含杂散电感）。通过电荷校准器设定电荷量，向电路中发出定量电荷进行刻度因数 k 校准。电荷校准器的原理是，当 $C_0 \ll C_1$ 时，低压校准方波源 S_0 产生的信号在上升沿、下降沿处可以近似认为全部施加在 C_0 上。因此有公式E-1，其中 Q_0 为电荷量理论值， U 为低压校准方波源电压幅值。

$$Q_0 = C_0 U \quad (\text{E-1})$$

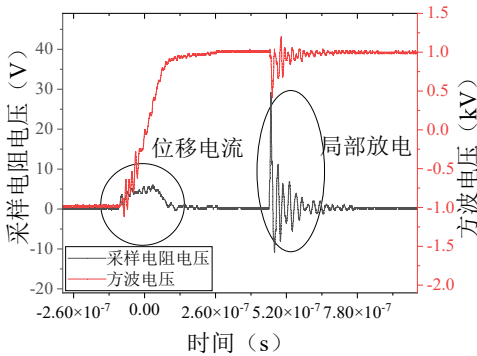
因此，通过示波器检测 R_2 两端电压 $u(t)$ ，持续时间为 t_d ，根据计算结果有式E-2：

$$k = \frac{\int_0^{t_d} u(t) dt}{Q_0} \quad (\text{E-2})$$

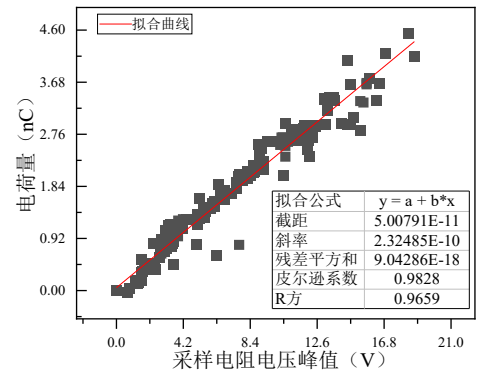
图E.1b所示为利用检测阻抗评估方波电压下的放电电荷量，由于放电发生位置无方波高压产生的位移电流干扰，其响应完全由放电导致，可以通过式E-2计算的 k 进行放电电荷量分析。值得注意的是，一定程度上，式E-2等式右侧分子的积分值可以替换为检测电压信号的幅值，检测阻抗信号的幅值和放电电荷量可能也在线性关系，如图E.1c所示。



a) 检测阻抗校准电路



b) 检测阻抗采集的放电波形



c) 检测阻抗电压幅值与电荷量关系

图 E. 1 检测阻抗校准电路及典型电荷量校准结果

类似的，HFCT方法在方波脉冲电压下局部放电量校准公式和E-2完全相同。

附 录 F
(资料性)
试验记录表

试验记录表如表F.1所示

表F.1 试验记录表

记录项目		内容	备注说明
基本信息	样品名称		
	型号		
	编号		
	额定参数		
	报告编号		
	测试日期		
	测试地点		
	温度、湿度		
测试条件	测试设备型号		
	校准信息/灵敏度情况		
	测试程序		
	方波脉冲波形参数		
数据记录	PDIV		
	RPDIV		
	PDEV		
	RPDEV		
	视在放电量（如有）		
测试结论	结论（是否合格）		
	建议		
人员情况	测试人员		
	审核人员		
	批准人员		

参 考 文 献

- [1] GB/T 7354—2018 高电压试验技术 局部放电测量
 - [2] GB/T 42287—2022 高电压试验技术 电磁和声学法测量局部放电
 - [3] GB/T 23642—2017 电气绝缘材料和系统 瞬时上升和重复电压冲击条件下的局部放电（PD）电气测量
 - [4] GB/T 25122.1—2018 轨道交通 机车车辆用电力变流器 第1部分：特性和试验方法
 - [5] AQG 324 Qualification of Power Modules for Use in Power Electronics Converter Units in Motor Vehicles
 - [6] IEC 60747-8:2010 Semiconductor devices—Discrete devices—Part 8: Field-effect transistors
 - [7] IEC 61287-1:2014 Railway applications - Power converters installed on board rolling stock - Part 1: Characteristics and test methods
-

